

DIALOG(R)File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

010331928 **Image available**
WPI Acc No: 1995-233620/199531
XRAM Acc No: C95-107774
XRPX Acc No: N95-182111

Film deposition method and apparatus for semiconductor substrate - using heating, glow discharge region for deposition, and cooling as three stages in the process that does away with anneal of semiconductor

Patent Assignee: CANON KK (CANO)
Inventor: KONDO T; MATSUDA K; MIYAMOTO Y
Number of Countries: 010 Number of Patents: 006
Patent Family:

| Patent No | Kind | Date | Applicat No | Kind | Date | Week |
|------------|------|----------|-------------|------|----------|-------------|
| EP 661760 | A2 | 19950705 | EP 94309853 | A | 19941228 | 199531 B |
| JP 7235504 | A | 19950905 | JP 94320034 | A | 19941222 | 199544 |
| EP 661760 | A3 | 19960515 | EP 94309853 | A | 19941228 | 199628 |
| US 5571749 | A | 19961105 | US 94365244 | A | 19941228 | 199650 |
| CN 1110723 | A | 19951025 | CN 94120758 | A | 19941228 | 199736 |
| KR 179056 | B1 | 19990415 | KR 9437763 | A | 19941228 | 200047 |

Priority Applications (No Type Date): JP 94320034 A 19941222; JP 93337467 A 19931228

Cited Patents: 2.Jnl.Ref; EP 406690; JP 59208791; JP 60233817; US 4951602; US 5258075

Patent Details:

| Patent No | Kind | Lan | Pg | Main IPC | Filing Notes |
|---|------|-----|----|--------------|--------------|
| EP 661760 | A2 | E | 43 | H01L-031/20 | |
| Designated States (Regional): CH DE FR GB IT LI | | | | | |
| JP 7235504 | A | | 25 | H01L-021/205 | |
| EP 661760 | A3 | | | H01L-031/20 | |
| US 5571749 | A | | 31 | H01L-031/20 | |
| CN 1110723 | A | | | C23C-016/50 | |
| KR 179056 | B1 | | | H01L-021/20 | |

Abstract (Basic): EP 661760 A

Film deposition by glow discharge on belt-like substrate (150) that moves continuously and has conductive semiconductor, comprising (a) heating substrate prior to entry into glow discharge region, (b) depositing film in glow discharge region, (c) cooling substrate outside the region. Also claimed is process for continuous film deposition on elongated substrate by plasma CVD in vacuum chamber, comprising continuously moving substrate lengthwise in chamber, heating immediate before inlet to discharge region at 4 deg. Cs-1 or more, forming semiconductor layer in region at 0.1-20 nms-1 by plasma CVD and cooling at 4 deg. Cs-1 or more immediately after outlet of glow discharging resin. Also claimed is deposition appts. and another method.

USE - Film deposition.

ADVANTAGE - Annealing of semiconductor prevented.

Dwg.1/16

Abstract (Equivalent): US 5571749 A

A process for forming a deposited semiconductor film by glow discharge on a continuously moving belt-like substrate which has a first semiconductor layer deposited on it, comprises: (1) heating the moving substrate immediately before the substrate enters a glow discharge region; (2) forming the deposited semiconductor film on the moving substrate in the glow discharge region; and (3) cooling the moving substrate after passing through the glow discharge region.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-235504

(43) 公開日 平成7年(1995)9月5日

(51) IntCl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/205

G 0 2 F 1/1343

H 0 1 L 21/26

H 0 1 L 21/ 26

L

21/ 31

C

審査請求 未請求 請求項の数16 O L (全 25 頁) 最終頁に続く

(21) 出願番号 特願平6-320034

(22) 出願日 平成6年(1994)12月22日

(31) 優先権主張番号 特願平5-337467

(32) 優先日 平5(1993)12月28日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 松田 高一

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72) 発明者 近藤 隆治

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72) 発明者 宮本 祐介

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(74) 代理人 弁理士 丸島 儀一

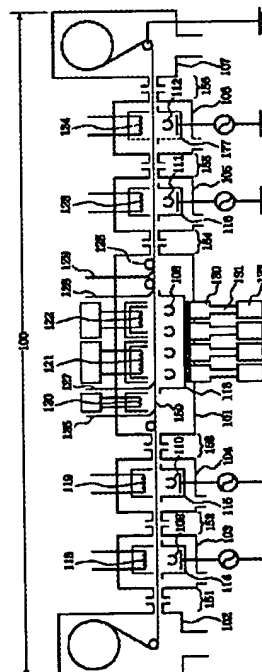
(54) 【発明の名称】 堆積膜形成方法及び堆積膜形成装置

(57) 【要約】

【目的】 1型半導体層堆積前後の基体温の変化率を急峻にすることにより、アニールによる不純物の拡散を防止する。

【構成】 ロール・ツー・ロール型プラズマCVD法において、1層放電室を移動する帯状基体を放電室の入口直前で4℃/秒以上で加熱し、放電室の出口直後で4℃/秒以上で冷却しながら、基体上にプラズマCVD法で堆積膜を形成する。

【効果】 積層型の光起電力素子を拡散による特性劣化なしに、大面積の基体上に特性のばらつきなく、かつ連続的に形成することができる。



1

【特許請求の範囲】

【請求項1】 グロー放電によって連続的に移動し導電性を有する半導体が堆積された帯状基体上に堆積膜を形成させる堆積膜形成方法であって、

前記グロー放電領域前に前記基体を加熱する工程と、
前記グロー放電領域で堆積膜を形成させる工程と、
前記グロー放電領域後に前記基体を冷却する工程と、を有する堆積膜形成方法。

【請求項2】 前記グロー放電領域で前記基体温度を保持する工程を有することを特徴とする請求項1記載の堆積膜形成方法。 10

【請求項3】 前記加熱が4℃/秒以上で加熱することを特徴とする請求項1記載の堆積膜形成方法。

【請求項4】 前記冷却が4℃/秒以上で冷却することを特徴とする請求項1記載の堆積膜形成方法。

【請求項5】 前記堆積膜が、0.1～20nm/秒で堆積されていることを特徴とする請求項1記載の堆積膜形成方法。

【請求項6】 前記導電性を有する半導体がプラズマCVD法によって形成することを特徴とする請求項1記載の堆積膜形成方法。 20

【請求項7】 前記プラズマCVD法が高周波プラズマCVD法であることを特徴とする請求項5記載の堆積膜形成方法。

【請求項8】 前記グロー放電がマイクロ波プラズマCVD法で形成されることを特徴とする請求項1記載の堆積膜形成方法。

【請求項9】 前記導電性を有する半導体形成温度と前記グロー放電によって形成する堆積膜形成温度との温度差が10℃以上であることを特徴とする請求項1記載の堆積膜形成方法。 30

【請求項10】 前記冷却工程後に半導体を形成する工程を有することを特徴とする請求項1記載の堆積膜形成方法。

【請求項11】 前記冷却が冷却媒体を流すことによって帯状基体を冷却することを特徴とする請求項1記載の堆積膜形成方法。

【請求項12】 前記グロー放電で形成された堆積膜が実質的に1型導電性を有する半導体であることを特徴とする請求項1記載の堆積膜形成方法。 40

【請求項13】 前記各工程が同一真空装置内で行われていることを特徴とする請求項1記載の堆積膜形成方法。

【請求項14】 プラズマCVD法により、真空容器内で長尺の基体上に連続的に堆積膜を形成する堆積膜形成方法において、
真空容器内において前記基体を前記基体の長手方向に連続的に移動させつつ、前記基体を前記真空容器内のグロー放電領域の入口直前で4℃/秒以上で加熱し、前記基体上にプラズマCVD法で、0.1～20nm/秒の堆 50

2

積速度で半導体層を形成し、出口直前で前記基体を4℃/秒以上で冷却しながら、前記基体表面に堆積膜を形成することを特徴とする堆積膜形成方法。

【請求項15】 プラズマCVD法により、Pあるいはn型導電性を有する半導体を形成する真空容器と、1型導電性を有する半導体を形成する真空容器内で長尺の基体上に連続的に堆積膜を形成させる堆積膜形成装置であって、

前記1型導電性を有する半導体を形成する真空容器の前方に加熱手段と後方に冷却手段と、を有することを特徴とする堆積膜形成装置。

【請求項16】 Pあるいはn型導電性を有する半導体上に、グロー放電によって1型導電性を有する半導体を形成する堆積膜形成方法であって、前記グロー放電領域前に、Pあるいは、n型導電性を有する半導体を4℃/秒以上で加熱することを特徴とする堆積膜形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、プラズマCVD法により、長尺の基体上に連続的に堆積膜を形成する堆積膜形成方法及び堆積膜形成装置に関するものである。特に非単結晶半導体であるアモルファス半導体や微結晶半導体等を用いた光電変換素子である太陽電池、センサー等の機能性素子の大量生産に適した堆積膜形成方法及び堆積膜形成装置に関するものである。

【0002】

【従来の技術】近年、全世界的に電力需要が急激に増大し、電力生産が活発になっているが、それに従い、火力発電や原子力発電に伴う環境汚染や地球温暖化の問題が顕在化してきている。こうした中で、太陽光を利用する太陽電池発電は、環境汚染や地球温暖化の問題を引き起こすことがなく、太陽光という資源の偏在も少ないため、今後の更なる電力需要を満たすものとして注目を集めている。

【0003】ところで、太陽電池発電を実用化するためには、使用する太陽電池が、光電変換効率が十分に高く、特性の安定性に優れ、かつ安価に供給できる大量生産に適したものであることが要求される。また、発電規模からして、大面積の太陽電池が必要となる。こうしたことから、容易に入手できるシランなどの原料ガスをグロー放電により分解することによって、ガラスや金属シート等の比較的安価な基体上に、非単結晶であるアモルファスシリコン等の半導体薄膜を堆積させて形成されるアモルファスシリコン系太陽電池が提案されている。このアモルファスシリコン系太陽電池は、単結晶シリコンなどから作成された太陽電池と比較して、量産性に優れ、低コストで生産できると注目され、その製造方法についても各種の提案がなされている。

【0004】太陽電池発電では、光起電力素子である太陽電池の単位モジュールを直列または並列に接続してユ

3

ニット化し、所望の電流、電圧を得ようとする事が多く、各単位モジュールにおいては断線や短絡が生じないことが要求され、さらに、単位モジュール間の出力電圧、出力電流のばらつきが少ないことが要求される。そのため、少なくとも単位モジュールを作成する段階で、その最大の特性決定要因である半導体そのものの特性の均一さが要求される。また、モジュールの組立工程を簡略なものとするため、大面積にわたって特性の優れた半導体堆積膜が形成できるようにすることが太陽電池の量生産を高め、生産コストの大幅な低減をもたらすことになる。

【0005】太陽電池の重要な構成要素である半導体は、pn接合あるいはpin接合等の半導体接合を含んでいるが、これらの半導体接合は、導電型の異なる半導体を順次積層したり、ある導電型の半導体に異なる導電型のドーパントをイオン打ち込みあるいは熱拡散させることにより形成される。上述のアモルファスシリコン系太陽電池の作成においては、ホスフィン(PH₃)やジボラン(B₂H₆)などの、ドーパントになる元素を含み原料ガスを、主たる原料ガスであるシランガスなどに混合し、混合された原料ガスをグロー放電によって分解することによって所望の導電型を有する半導体膜が得られ、所望の基体上にこれらの半導体膜を順次積層させて形成することにより、容易に半導体接合が得られることが知られている。そこで、アモルファスシリコン系太陽電池を作成するにあたっては、各々の導電型のドーパントが拡散しないように各々の半導体に対応して独立な成膜室を設け、この成膜室でそれぞれの半導体を形成することが一般的である。

【0006】このようなアモルファスシリコン系太陽電池の作成に適したプラズマCVD法による堆積膜形成方法として、米国特許第4,400,409号明細書には、ロール・ツー・ロール(Roll to Roll)方式によるものが開示されている。この堆積膜方法は、複数のグロー放電領域を順次貫通する経路に沿って配置し、必要とされる導電型の半導体をそれぞれのグロー放電領域で堆積形成しつつ、帯状基体をその長手方向に連続的に搬送させるものである。これによって、所望の半導体接合を有する太陽電池を連続的に形成することが開示されている。尚、この堆積膜方法では、各グロー放電領域で使われるドーパントガスが、他のグロー放電領域へ拡散、混入することを防ぐため、それぞれのグロー放電領域をガスゲートと呼ばれるスリット状の分離通路によって相互に分離し、さらにこの分離通路に例えばAr、H₂などの掃気用ガスの流れを形成するようになっている。こうした構成にすることにより、ロール・ツー・ロール方式による堆積膜形成方法は、太陽電池等の半導体素子の製造に適するものとなっている。

【0007】一方、アモルファスシリコン系太陽電池の光電変換効率を向上させるための試みとしてa-SiGe

4

e:H、a-SiGe:F、a-SiGe:H:F、a-SiC:H、a-SiC:F、a-SiC:H:FなどのIV族合金半導体を1型(真性)半導体層に使用する場合に、光の入射側から、この1型半導体の禁制帯幅(バンドギャップ: E_{gopt})を膜厚方向に連続的に適宜変化させることにより、太陽電池としての開放電圧(Voc)や曲線因子(fill factor:F)が大幅に改善することが見いだされている(20th IEEE PV SEC, "A Novel Design for Amorphous Silicon Solar Cells", S. Guha, J. Yang, et al.)

【0008】

【発明が解決しようとしている課題】従来大面積に連続的に堆積膜を形成する過程において、基体温度の上昇により1型半導体中に不純物が拡散し、太陽電池特性を劣化させることが問題となっており、その解決方法として堆積膜の積層の過程で、各半導体を積層するに従って基体温度を順次下げていくというが行われていた。しかしこの従来の方法では、各積層膜の堆積に適した基体温度で堆積膜が形成できないため、堆積膜の特性を十分に利用することができなかった。その結果複数積層した光電変換素子の特性が、不十分であるという問題があった。

【0009】また、上述のロール・ツー・ロール方式による堆積膜形成方法では、帯状の基体を連続的に移動させながら堆積膜を形成するため、生産効率を向上させようとするれば、帯状基体の移動速度、膜の堆積速度を上げることが必要となるが、このことは光電変換素子特性を劣化させる原因となっていた。

【0010】光電変換素子特性を改善するためには、1型導電性を有する半導体の膜質を改善することが特に必要であるが、そのためには基体温度の上昇あるいはバイアス電力の上昇などの付加電力の増大が必要となってくる。

【0011】しかしながら、付加電力の増大はさらなる不必要な基体温度の上昇をまねき、積層された堆積膜のアニーリングにより不純物が1型半導体中に拡散してしまうため、上述のロール・ツー・ロール方式において光電変換素子特性を高めるのは困難であった。

【0012】ロール・ツー・ロール方式の堆積膜形成方法においては、従来、米国特許第4389970号、第4470369号明細書に開示されているように、堆積膜形成時に基体温度はできるだけ一定化するように制御されており、堆積膜形成前後に一定速度以上で基体温度を変化させ、堆積膜のアニーリングを防止するようなことは全く考えられていなかった。

【0013】本発明の目的は、堆積膜形成前後に一定速度以上で基体温度を変化させることにより、半導体を用いないアニーリングを防ぎ、高変換効率の光電変換素子を

大面積基体上に、ばらつきなくかつ連続的に形成することのできる堆積膜形成方法を提供することにある。

【0014】

【課題を解決するための手段】本発明の堆積膜形成方法は、グロー放電によって連続的に移動し導電性を有する半導体が堆積された帯状基体上に堆積膜を形成させる堆積膜形成方法であって、前記グロー放電領域前に前記基体を加熱する工程と、前記グロー放電領域で堆積膜を形成させる工程と、前記グロー放電領域後に前記基体を冷却する工程と、を有する堆積膜形成方法の特徴とするものである。また、プラズマCVD法により真空容器内で長尺の基体上に連続的に堆積膜を形成する堆積膜形成方法において、真空容器内において前記基体を前記基体の長手方向に連続的に移動させつつ、前記基体を前記真空容器内のグロー放電領域の入口直前で4℃/秒以上で加熱し、前記基体上にプラズマCVD法で、0.1~20nm/秒の堆積速度で半導体層を形成し、出口直後で前記基体を4℃/秒以上で冷却しながら、前記基体表面に堆積膜を形成することを特徴としている。

【0015】これにより、本発明は、上述の問題を解決できるものである。

【0016】以下、本発明を詳細に説明する。半導体の特性として、例えば、pin構造の太陽電池において、p型あるいはn型導電性を有する半導体成膜時の基体温度よりも高い温度でアニーリングすると、たとえば、p型導電性を有する半導体（以下P層と呼ぶこともある）中のB等のドーパント原子やn型導電性を有する半導体（以下n型層と呼ぶこともある。）中のP等のドーパント原子がI型導電性を有する半導体（以下I型層と呼ぶこともある。）中に拡散する。このことがpin構造を複数重ねた太陽電池の特性を低下させていた原因と考えられる。本発明者らは、鋭意検討を重ねた結果、p型導電性を有する半導体中のB原子やn型導電性を有する半導体中のp等のドーパント原子がI層中に拡散する量は、例えばn層堆積時の基体温度とI層堆積時の基体温度が異なる場合、n層堆積時の成膜温度からI層堆積時の成膜温度へ急激に温度変化させることによって、抑えられることを見いだした。このような現象の詳細なメカニズムは不明であるが、急激な温度変化で一種の非平衡状態（なお、ここでの平衡状態とは、熱等によってp型層あるいはn型層の不純物がI型層に拡散し、濃度分布が生じない、ことをいう。）が生じ、成膜温度を高くした場合の不純物原子の拡散が制御されるものと考えられる。特にアモルファスシリコン系半導体の場合、堆積膜中に水素原子が含有されていて、不純物の拡散と関係があることが知られている。急激な温度変化をさせることによって、シリコン原子からなる構造と、水素原子の拡散、不純物原子の拡散の間に何らかの非平衡状態が生じ、不純物の拡散が防止されるものと考えられる。

【0017】この為、たとえ、n層堆積時の成膜温度が

らI層堆積時の成膜温度になだらかに変化したものの、I層堆積温度が、n層堆積時の成膜温度からI層堆積時の成膜温度へ急激に変化したものの、I層堆積温度と較べ高かったとしても、急激に温度変化させたものの方が不純物の拡散が少ないと言える。

【0018】本発明は、このような発見を基礎におくものである。本発明において、前記発見を有効に应用するために、更に鋭意検討した。その結果、本発明の目的である半導体層間の不純物の拡散を防止するには、堆積層間で急激に温度変化を行い、続いて高い堆積速度で堆積膜を形成する事が好ましい事を見いだした。本発明において、基体温度の変化速度は、4℃/秒以上が好ましい範囲である。また、急激な温度変化を有効に利用しうる堆積速度は、0.1~20nm/秒が最適である。

【0019】また更に、本発明は、各堆積層の基体温度の差が比較的大きいほうが効果的であり、各堆積層の基体温度の差が大きいくほど、各層間でより急激な温度変化を行うほうが効果的である。本発明に適した各堆積層の基体温度の差10~300℃である。

【0020】（基体）本発明において好適に基体として用いられる基体の材質としては、堆積膜形成時に必要とされる温度において変形、歪みが少なく、所望の強度を有し、また導電性を有するものであることが好ましく、具体的にはステンレススチール、アルミニウム及びその合金、鉄及びその合金、銅及びその合金等の金属の薄膜及びその複合体、及びそれらの表面に異種材料の金属薄膜及び/またはSiO₂、Si₃N₄、Al₂O₃、AlN等の絶縁性薄膜をスパッタ法、蒸着法、鍍金法等により表面コーティング処理を行なったもの。また、ポリイミド、ポリアミド、ポリエチレンテレフタレート、エポキシ等の耐熱性樹脂性シートまたはこれらとガラスファイバー、カーボンファイバー、ホウ素ファイバー、金属繊維等との複合体の表面に金属単体または合金、及び透明導電性酸化物を鍍金、蒸着、スパッタ、塗布等の方法で導電性処理を行ったものがあげられる。

【0021】また、前記基体の厚さとしては、前記基体の移動時に形成される湾曲形状が維持される強度を発揮する範囲内であれば、コスト、収納スペース等を考慮して可能な限り薄いほうが望ましい。具体的には、好ましくは0.01mm乃至5mm、より好ましくは0.02mm、乃至2mm、最適には0.05mm乃至1mmであることが望ましいが、金属等の薄膜を用いる場合、厚さを比較的薄くしても所望の強度が得られやすい。

【0022】前記基体の幅については、特に制限されることはなく、真空容器のサイズ等によって決定される。

【0023】前記基体の長さについては、特に制限されることはなく、ロール状に巻き取られる程度の長さであっても、長尺のものを溶接等によってさらに長尺化したものであってもよい。

【0024】本発明では基体を短時間のうち加熱/冷却

するが、温度分布が基体の長尺方向に広がるのは好ましくないため、基体の移動方向の熱伝導は少ないほうが望ましく、基体表面温度が、加熱/冷却に追従するためには厚さ方向に熱伝導が大きい方が好ましい。

【0025】基体の熱伝導を、移動方向に少なく、厚さ方向に大きくするには、厚さを薄くすればよく、基体が均一の場合、(熱伝導)×(厚さ)は好ましくは $1 \times 10^{-1} \text{ W/K}$ 以下、より好ましくは $1 \times 10^{-1} \text{ W/K}$ 以下であることが望ましい。

【0026】(基体の加熱方法及び冷却方法)本発明において基体の加熱、冷却は、基体加熱冷却手段を基体に接触させて熱伝導で行なっても、基体加熱冷却手段を基体から離して輻射で行なってもよく、基体の堆積膜形成面側から行なっても、基体の堆積膜形成面の裏側から行なってもよい。基体の比熱、基体の熱伝導率、基体の移動速度等を考慮し、基体移動時に所望の基体温度変化速度が得られるように基体加熱冷却手段の温度分布を制御する。また、基体と共に移動する基体加熱冷却手段により基体温度を制御する場合、基体の移動に伴い基体加熱冷却手段の制御温度を変化させる。

【0027】基体を加熱する具体的な方法としては、ハロゲンランプや抵抗発熱体等のヒーターによる加熱、高温ガスプラズマとの接触、電磁波による誘導加熱等があげられ、基体を冷却する具体的な方法としては、空冷または水冷された冷却部材への放熱による冷却、低温ガスの吹きつけによる冷却などがあげられる。

【0028】図11は基体の加熱方法の例を示す概略図であり、(a)はハロゲンランプによる赤外線加熱、(b)は加熱ブロックの接触による加熱、(c)は加熱ローラーの接触による加熱を示す。また、図12は基体の冷却方法の例を示す概略図であり、(a)は基体に近接して配置した冷却媒体である水等の熱媒体を通す冷却パイプによる冷却、(b)は、冷却媒体である水等の冷却ブロックの接触による冷却、(c)は冷却媒体である水等の冷却ローラーの接触による冷却を示す。

【0029】次に、本発明について図面を参照して説明する。

【0030】図1は本発明の一実施例の堆積膜形成方法の実施に使用される堆積膜形成装置の構成を示す概略断面図、図2は本発明の別の一実施例の堆積膜形成方法の実施に使用される堆積膜形成装置の構成を示す概略的断面図、図3～図5は図1に示す堆積膜形成装置を組み込んだ連続堆積膜形成装置の構成を示す概略断面図、図6～図10は種々の光電変換素子である太陽電池の層構成を示す概略断面図である。

【0031】図1に示す連続堆積膜形成装置100は、n i p接合を有する半導体素子を帯状基体150上に形成するのに適したものであり、基体送り出し容器102、n型層形成用真空容器103、RF i型層(n側)形成用真空容器104、MW i型層形成用真空容器105、

1、RF i型層(p側)形成用真空容器106、p型層形成用真空容器107、基体巻き取り容器107を6個のガスゲート151、152、153、154、155、156によって直列に接続した構成となっている。各ガスゲート151、152、153、154、155、156には、それぞれゲートガスを供給するための不図示のゲートガス供給管が接続されている。

【0032】基体送り出し容器102は、帯状基体150を格納して基体巻き取り容器107に向けて送り出すためのものであり、帯状基体150が巻かれるポピンが接着されるようになっている。また、基体送り出し容器102には、帯状基体150を支持、搬送するための搬送ローラーが設けられ、ポピンには基体150を送り出すための、基体送り出し機構が接続されており、不図示の排気手段に接続された排気管が接続されている。

【0033】MW i型層形成用真空装置101は、概ね直方体形状の真空容器と、この真空容器内に設けられた放電室113とからなる。真空容器101と放電室113は金属製であり、電気的に接地されている。堆積膜が形成される長尺の基体150は真空容器101の図示左側すなわち搬入側の側壁に取り付けられたガスゲート153を経てこの真空容器101内に入り、放電室113を貫通し、真空容器101の図示右側すなわち搬出側の側壁に取り付けられたガスゲート154を通して真空容器101外に出ようになっている。各ガスゲート153、154には、それぞれゲートガスを供給するための不図示のゲートガス供給管が接続されている。帯状の長尺基体150は真空容器101内をガスゲート153からガスゲート154に向けて、連続的に移動させられるようになっている。

【0034】真空容器101内には、連続的に移動する長尺の基体150を、放電室102に入る前に加熱する赤外線ランプセンサー120、放電室113の入口直前で加熱する赤外線ランプヒーター121、放電室113の出口直前で冷却する水冷の冷却パイプ125が設けられ、それぞれ不図示の温度制御装置によって制御される。また、真空容器101内の各位置における基体温度を測定する熱電対126、127、128、129が、移動する基体の裏面に接触するように設けられている。ここで、放電室入口直前に熱電対を設けた場合は、1 cm以内であり、放電室入り口近傍とは、10 cm程度を示している。

【0035】放電室113内には、不図示のガス供給系から堆積膜の原料ガスを導入するガス導入管108が設けられ、真空容器101の図示背面側の壁面には不図示の排気装置に接続された排気管が設けられている。また、放電室113の基体150に対向する壁面側には、アプリケーション130が帯状の移動方向に沿って並ぶように設けられている。アプリケーション130は放電室113内にマイクロ波エネルギーを導入するためのものであ

り、マイクロ波電源132に一端が接続された導波管131の他端が接続されている。また、各アブリケータ130の放電室113への取付部位は石英、アルミナセラミック等のマイクロ波を透過する材料からなるマイクロ波導入窓となっている。

【0036】n型層、p型層、RFi型層(n側)、RFi型層(p側)形成用真空容器103、106、104、105は同一の構造であって、それぞれn型、p型、i型、i型の半導体層を形成するためのものである。各真空容器には、不図示の排気手段に接続された排気管が取り付けられ、内部には放電室114、117、115、116が設けられている。放電室114、117、115、116内にはそれぞれガス導入管109、112、110、111と高周波電源に接続された放電電極3さらに移動する基体150を加熱するための赤外線ランプヒーター118、124、119、123が設けられている。

【0037】基体巻き取り容器107は、堆積膜が形成された帯状基体150を巻き取るためのものであり、基体送り出し容器102と同様の構成であり、排気管が接続され、基体巻き取り用のボビンと、基体搬送用の搬送ローラーが設けられている。だし、帯状基体150を巻き取るため、ボビンには、基体巻き取り機構が接続されている。

【0038】次に、この連続堆積膜形成装置の100の動作について、nip接合を有する半導体素子を形成する場合を中心にして説明する。

【0039】まず、帯状基体150を基体送り出し容器102から基体巻き取り容器107に向けて張り渡し、一定の速度で連続的に移動させる。続いて、基体送り出し容器102、n型層、p型層、RFi型層(n側)、RFi型層(p側)形成用真空容器103、106、104、105、MWi型層形成用真空装置101、基体巻き取り容器102を排気し、所定の真空度に達したら、各ガスゲート151、152、153、154、155、156にゲートガスを供給する。

【0040】続いて、MWi型層形成用真空装置101において、熱電対126~129からの出力を監視しながら、赤外線ランプヒーター120、121、122および冷却パイプ125を作動させることにより、移動する帯状基体150を放電室113内において所定の温度分布になるように加熱、冷却する。ガス導入管108から放電室113内に堆積膜の原料ガスを導入しながら、マイクロ波導入窓130からマイクロ波電力を導入すると、放電室113内にマイクロ波グロー放電が生起してプラズマが発生し、連続的に移動する帯状基体150上に堆積膜が形成される。

【0041】本発明の光起電力装置用の半導体層を、マイクロ波プラズマCVD法で、堆積する場合、堆積室内の基体温度は100~450℃、内圧は0.5~30m

Torr、マイクロ波パワーは0.01~1W/cm²、マイクロ波の周波数は0.5~10GHzが好ましい範囲として挙げられる。

【0042】また、放電室113内のマイクロ波グロー放電領域中に、光電変換素子である光起電力装置用の半導体層の特性向上を目的として、高周波バイアス電力を投入することがあるが、高周波バイアスの投入は、グロー放電領域中の活性種をより活発にし、基体をアニールする効果があるため、p層中のB原子やn層中のP原子がi層中に拡散し、太陽電池の特性を低下させる可能性がある。従って、半導体層を、マイクロ波プラズマCVD法で、堆積する場合、堆積速度は0.2nm/秒以上が好ましい。

【0043】帯状基体150は放電室113の入口直前で赤外線ランプヒーター120によって加熱され、放電室113の出口直後で冷却パイプ125によって冷却されるため、堆積膜形成前後において基体温度の単位時間当たりの変化率を自由に変えることができる。

【0044】また、n型層、p型層、RFi型層(n側)、RFi型層(p側)形成用真空容器103、106、104、105においても、ガス導入管109、112、110、111から放電室114、117、115、116内に堆積膜の原料ガスを導入し、高周波電源から放電電極に高周波電力を供給して、接地された導電性基体150との間に高周波グロー放電を生起し、プラズマを発生させる。

【0045】高周波プラズマCVD法で堆積する場合、堆積室の基体温度は、100~350℃、内圧は、0.1~10torr、RFパワーは0.01~5.0W/cm²、堆積速度は、0.1~30Å/secが好適な条件として挙げられる。

【0046】これにより、放電室114、117、115、116内の原料ガスが分解され、帯状基体150上に堆積膜が形成される。

【0047】ここで、帯状基体150は、n型層形成用真空容器、RFi型層(n側)形成用真空容器、MWi型層形成用真空装置、RFi型層(p側)形成用真空容器、p型層形成用真空容器と連続的に移動しているので、基体上にはnip接合を有する半導体素子が形成されることになる。

【0048】尚、堆積膜の原料ガスはガス導入管から導入され、放電室の図示背面側の壁面に設けられた排気管から排気されるため、放電室内において基体の移動方向に対する原料ガスの流れはほとんどなく、原料ガスの分解の度合いは、基体の移動方向に対してほとんど一定であり、基体の移動方向に対して原料ガスの分解の度合いによって堆積膜のバンドギャップに分布を生じることはない。

【0049】次に、本実施例について行った実験結果について、具体的数値を挙げて説明する。なお、ここで述

べる各実験例は、アモルファスシリコン系太陽電池あるいはこの太陽電池の構成要素であるアモルファスシリコン系半導体膜の形成に、本実施例の堆積膜形成方法を適用したものである。まず、図6～図10を用いて、アモルファスシリコン系太陽電池について説明を行う。

【0050】図6に示した光電変換素子である太陽電池は、基体401上に、下部電極402、n型半導体403、RF1型(n側)半導体404、MW1型半導体405、RF1型(p側)半導体406、p型半導体407、透明電極408、集電電極409が順次形成された構造となっている。この太陽電池は、透明電極408の側から光が入射されることを前提としたものである。なお下部電極402は、各半導体403～407をはさんで透明電極408に対向する電極のことである。

【0051】図7に示した光電変換素子である太陽電池は、基体401が透光性のものであり、基体401の側から光が入射するものであり、基体401の上に、透明電極408、p型半導体407、MW1型半導体405、n型半導体403、下部電極402が順次積層された構成となっている。

【0052】図8に示した光電変換素子である太陽電池は、基体401上に、下部電極402、n型半導体403、RF1型(n側)半導体404、MW1型半導体405、RF1型(p側)半導体406、p型半導体407が順次形成された構造となっている。

【0053】図9に示した光電変換素子である太陽電池は、基体401上に、下部電極402、n型半導体403、MW1型半導体405、p型半導体407が順次形成された構造となっている。

【0054】以上の太陽電池は、pin接合を一組のみ有するものであったが、入射光の利用効率を向上させるため、二組以上のpin接合を積層させることもできる。図10は三組のpin接合を有する太陽電池(いわゆるトリプル型太陽電池)の構成を示すものであり、この太陽電池は、基体401上に、下部電極402、第一のpin接合を有する半導体領域411、第二のpin接合を有する半導体領域412、第三のpin接合を有する半導体領域413、透明電極408、集電電極409が順次積層された構成となっている。光は透明電極408の側から入射する。この太陽電池においても、光電変換効率の向上のため、i型半導体405のバンドギャップや膜厚は、各pin接合411～413のそれぞれにおいて異なるようにされる。

【0055】次に、上述した太陽電池の各構成要素の詳細について説明する。なお、図6～図10に示した各太陽電池においては、n型半導体403とp型半導体407とを比較すると、p型半導体層407の方が光入射側に位置するようになっているが、n型半導体層403の方が光入射側に位置するような層構成とすることも可能である。

【0056】まず基体である基体401について説明する。

【0057】この太陽電池において使用される基体401は、曲げやすく湾曲形状を形成し得る材質のものが好適に用いられ、導電性のものであっても、また電気絶縁性のものであってもよい。基体401は所望によって透光性のものであっても、また非透光性のものであってもよいが、基体401の側から光入射が行われる場合には、もちろん少なくとも半導体が吸収する波長の光に対して透光性であることが必要である。具体的には、本実施例において上述した帯状基体150を挙げることができる。帯状基体150を用いることにより、作製される太陽電池の軽量化、強度向上、運搬スペースの低減などを図ることができる。

【0058】次に、太陽電池から電力を取り出すための電極について説明する。

【0059】この太陽電池では、その構成形態により適宜の電極が選択使用される。それらの電極としては、下部電極402、透明電極408、集電電極409を挙げることができる(ただし、ここでいう透明電極408とは光の入射側に設けられたものを示し、下部電極402とは各半導体403～407をはさんで透明電極408に対向して設けられたものを示すこととする。)

【0060】これらの電極について以下に詳しく説明する。

【0061】(i) 下部電極402

下部電極402としては、上述した基体401の材料が透光性であるか否かによって、光起電力発生用の光を照射する面が異なるので(例えば基体401が金属などの非透光性の材料である場合には、図6で示したように、透明電極406側から光を照射する。)、その設置される場所が異なる。

【0062】具体的には、図6、図8、図9、図10のような層構成の場合には、電流取り出し用の電極として、基体401とn型半導体403との間に、下部電極402が設けられる。なお、基体401が導電性である場合には、この基体401が下部電極402を兼ねることができるので下部電極を省略することができる。ただし、基体401が導電性であってもシート抵抗値が高い場合には、電流取り出し用の低抵抗の電極、あるいは支持体面での反射率を高め入射光の有効利用を図る目的で、下部電極402を設置してもよい。

【0063】図7の場合には、透光性の基体401が用いられており、基体401側から光が入射されるので、電流取り出しおよび光反射の目的で、下部電極402が、基体401と対向し各半導体403～407をはさんで設けられている。

【0064】下部電極402の材料としては、Ag、Au、Pt、Ni、Cr、Cu、Al、Ti、Zn、Mo、Wなどの金属またはこれらの合金が挙げられ、これ

らの金属の薄膜を真空蒸着法、電子ビーム蒸着法、スパッタリング法などで形成する。また、形成された金属薄膜が太陽電池の出力に対して抵抗成分とならぬように配慮されねばならず、下部電極402のシート抵抗値は、好ましくは50Ω以下、より好ましくは10Ω以下であることが望ましい。

【0065】下部電極402とn型半導体403との間に、導電性を有する酸化亜鉛などの拡散防止層（不図示）を設けてもよい。この拡散防止層の効果としては、下部電極402を構成する金属元素がn型半導体層403中へ拡散するのを防止するのみならず、若干の抵抗値をもたせることで、各半導体403～407に生じたピンホールなどの欠陥による、下部電極402と透明電極408との間の短絡を防止すること、および薄膜による多重干渉を発生させ入射された光を光電変換素子内に閉じ込めるなどのことを挙げることができる。

【0066】さらに、下部電極403自体を、ZnO、SnO₂、ITO等の透光性導電部材とすることもできる。

【0067】(i1) 透明電極408

透明電極408は、太陽や白色蛍光灯などからの光エネルギーを各半導体403～407内に効率よく吸収させるために、光の透過率が85%以上であることが望ましく、さらに、電気的には太陽電池の出力にたいして抵抗成分とならぬようシート抵抗値は100Ω以下であることが望ましい。このような特性を備えた材料として、SnO₂、In₂O₃、ZnO、CdO、Cd₂SnO₄、ITO(In₂O₃+SnO₂)などの金属酸化物や、Au、Al、Cuなどの金属を極めて薄く半透明状に成膜した金属薄膜などが挙げられる。透明電極は、図6、図8、図9に示す太陽電池においてはp型半導体層407の上に積層され、図7に示す太陽電池においては基体401の上に積層されるものであるため、相互に密着性の良いものを選ぶことがより好ましい。透明電極408の作製方法としては、抵抗加熱蒸着法、電子ビーム加熱蒸着法、スパッタリング法（直接スパッタや間接スパッタ）、スプレー法などを用いることができ、所望に応じて適宜選択される。

【0068】(i11) 集電電極409

集電電極409は、透明電極408の表面抵抗値を実効的に低減させる目的で、透明電極408の上に格子状に設けられる。集電電極409としては、Ag、Cr、Ni、Al、Au、Ti、Pt、Cu、Mo、Wなどの金属材料またはこれらの合金の薄膜また、これらの金属または合金を含有した導電性ペーストあるいはカーボンペーストなどが挙げられる。これらの薄膜は積層させて用いることができる。また、各半導体403～407へ入射する光量が十分に確保されるよう、その形状および面積は適宜設計される。

【0069】たとえば、その形状は太陽電池の受光面に

対して一様に広がり、かつ受光面積に対してその面積は好ましくは15%以下、より好ましくは10%以下であることが望ましい。また、シート抵抗値としては、好ましくは50Ω以下、より好ましくは10Ω以下であることが望ましい。

【0070】(n型半導体403、i型半導体404～406、p型半導体407)次に、n型半導体403、i型半導体404～406、p型半導体407について説明する。

【0071】本発明に用いられる半導体の材料としては、Si、C、Ge等のIV族元素を用いたもの、あるいはSiGe、SiC、SiSn等のIV族合金を用いたものが用いられる。

【0072】また、以上の半導体材料の中で、本発明の光起電力装置に特に好適に用いられる半導体材料としては、a-Si:H（水素化アモルファスシリコン）、a-Si:F、a-Si:H:F、a-SiGe:H、a-SiGe:F、a-SiGe:H:F、a-SiC:H、a-SiC:F、a-SiC:H:F等の合金系単結晶半導体材料が挙げられる。

【0073】また、半導体層は価電子制御及び禁制帯幅制御を行うことができる。具体的には半導体層を形成する際に価電子制御剤又は禁制帯幅制御剤となる元素を含む原料化合物を単独で、又は前記堆積膜形成用原料ガス又は前記希釈ガスに混合して成膜空間内に導入してやれば良い。

【0074】また、半導体層は、価電子制御によって、少なくともその一部が、p型およびn型にドーピングされ、少なくとも一組のpin接合を形成する。そして、pin接合を複数積層することにより、いわゆるスタックセルの構成になる。

【0075】また、半導体層の形成方法としては、マイクロ波プラズマCVD法、RFプラズマCVD法、光CVD法、熱CVD法、MOCVD法などの各種CVD法によって、あるいはEB蒸着、MBE、イオンプレーティング、イオンビーム法等の各種蒸着法、スパッタ法、スプレー法、印刷法などによって、形成される。工業的に採用されている方法としては、原料ガスをプラズマで分解し、基体状に堆積させるプラズマCVD法が好んで用いられる。

【0076】以下、本発明の光起電力装置に特に好適なIV族もしくはIV族系合金非晶質半導体材料を用いた半導体について、さらに詳しく述べる。

【0077】(i) i型半導体404～406

特にIV族もしくはIV族系合金非単結晶である非晶質半導体材料を用いた光起電力素子において、pin接合に用いるi型層は照射光に対してキャリアを発生輸送する重要な層である。

【0078】i型層としては、僅かp型、僅かn型の層も使用できるものである。

【0079】合金系非晶質半導体材料には、上述のごとく、水素原子(H、D)またはハロゲン原子(X)が含有され、これが重要な働きを持つ。

【0080】i型層に含有される水素原子(H、D)またはハロゲン原子(X)は、i型層の未結合手(ダングリングボンド)を補償する働きをし、i型層のキャリアの移動度と寿命の積を向上させるものである。またp型層/i型層、n型層/i型層の各界面の界面準位を補償する働きをし、光起電力素子の光起電力、光電流そして光応答性を向上させる効果のあるものである。i型層に含有される水素原子または/及びハロゲン原子は1~40at%が最適な含有量として挙げられる。特に、p型層/i型層、n型層/i型層の各界面側で水素原子または/及びハロゲン原子の含有量が多く分布しているものが好ましい分布形態として挙げられ、該界面近傍での水素原子または/及びハロゲン原子の含有量はバルク内の含有量の1.1~2倍の範囲が好ましい範囲として挙げられる。更にシリコン原子の含有量に対応して水素原子または/及びハロゲン原子の含有量が増加していることが好ましいものである。

【0081】本発明の光起電力素子において、第1のpin接合のi型半導体層を構成する半導体材料としては、非晶質シリコンが用いられ、第2及び第3のpin接合のi型半導体層を構成する半導体材料としては、非晶質シリコンゲルマニウムが好適に用いられる。

【0082】非晶質シリコン、非晶質シリコンゲルマニウムは、ダングリングボンドを補償する元素によって、 $a-Si:H$ 、 $a-Si:F$ 、 $a-Si:H:F$ 、 $a-SiGe:H$ 、 $a-SiGe:F$ 、 $a-SiGe:H:F$ 等と表記される。

【0083】さらに具体的には、例えば、本発明の光起電力素子の好適な第1のpin接合のi型半導体層110としては、i型の水素化アモルファスシリコン($a-Si:H$)が挙げられ、その特性としては、光学的にバンドギャップ(E_g)が、1.60eV~1.85eV、水素原子の含有量(CH)が、1.0~25.0%、AM1.5、100mW/cm²の疑似太陽光照射下の光電導度(σ_p)が、 $1.0 \times 10^{-6} S/cm$ 以上、暗電導度(σ_d)が、 $1.0 \times 10^{-9} S/cm$ 以下、コンスタントフォトルレントメソッド(CPM)によるアーバックテイルの傾きが55meV以下、局在準位密度は $10^{17}/cm^3$ 以下のものが好適に用いられる。

【0084】また、本発明の光起電力素子の第2及び第3のpin接合のi型半導体層104、107を構成する半導体材料が非単結晶である非晶質シリコンゲルマニウムは、その特性として光学的バンドギャップ(E_g)が、1.20eV~1.60eV、水素原子の含有量(CH)が、1.0~25.0%であり、急激温度変化を有効に利用しうするためには、堆積速度は、0.2~2

0nm/秒が最適である。この堆積速度を実現し、かつ前記の特性を持ちうる非晶質シリコンゲルマニウムを作成するために、最適な原料ガスの放電空間への流量は、好ましくは200sccm以上であり、ゲルマニウム原子を含むガスの流量比は、好ましくは40%以下である。

【0085】また更に、堆積層の形成温度は好ましくは、100℃以上450℃以下である。

【0086】(11)p型半導体層407およびn型半導体層403

p型層またはn型層も、本発明の光起電力装置の特性を左右する重要な層である。

【0087】p型層またはn型層の非晶質材料(a-と表示する)(ここでは、微結晶材料($\mu c-$ と表示する)も非晶質材料の範ちゅうに入る。)としては、例えば $a-Si:H$ 、 $a-Si:HX$ 、 $a-SiC:H$ 、 $a-SiC:HX$ 、 $a-SiGe:H$ 、 $a-SiGeC:H$ 、 $a-SiO:H$ 、 $a-SiN:H$ 、 $a-SiON:HX$ 、 $a-SiOCN:HX$ 、 $\mu c-Si:H$ 、 $\mu c-SiC:H$ 、 $\mu c-Si:HX$ 、 $\mu c-SiC:HX$ 、 $\mu c-SiGe:H$ 、 $\mu c-SiO:H$ 、 $\mu c-SiGeC:H$ 、 $\mu c-SiN:H$ 、 $\mu c-SiON:HX$ 、 $\mu c-SiOCN:HX$ 、等にp型の価電子制御剤(周期率表第III族原子B、Al、Ga、In、Tl)やn型の価電子制御剤(周期率表第V族原子P、As、Sb、Bi)を高濃度に添加した材料が挙げられ、多結晶材料(poly-と表示する)としては、例えばpoly-Si:H、poly-Si:HX、poly-SiC:H、poly-SiC:HX、poly-SiGe:H、poly-Si、poly-SiC、poly-SiGe、等にp型の価電子制御剤(周期率表第III族原子B、Al、Ga、In、Tl)やn型の価電子制御剤(周期率表第V族原子P、As、Sb、Bi)を高濃度に添加した材料が挙げられる。

【0088】特に光入射側のp型層またはn型層には、光吸収の少ない結晶性の半導体層であるバンドギャップの広い半導体層が好ましく特に非晶質半導体が適している。

【0089】p型層への周期率表第III族原子の添加量およびn型層への周期率表第V族原子の添加量は0.1~50at%が最適値として挙げられる。

【0090】またp型層またはn型層に含有される水素原子(H、D)またはハロゲン原子はp型層またはn型層の未結合手を補償する働きをしp型層またはn型層のドーピング効率を向上させるものである。p型層またはn型層へ添加される水素原子またはハロゲン原子は0.1~40at%が最適値として挙げられる。特にp型層またはn型層が結晶性の場合、水素原子またはハロゲン原子は0.1~8at%が最適値として挙げられる。更にp型層/i型層、n型層/i型層の各界面側で水素原

子または/及びハロゲン原子の含有量が分布しているものが好ましい分布形態として挙げられ、該界面近傍での水素原子または/及びハロゲン原子の含有量はバルク内の含有量の1.1~2倍の範囲が好ましい範囲として挙げられる。このようにp型層/i型層、n型層/i型層の各界面近傍で水素原子またはハロゲン原子の含有量を多くすることによって該界面近傍の欠陥準位や機械的歪を減少させることができ本発明の光起電力素子の光起電力や光電流を増加させることができる。

【0091】光起電力素子のp型層及びn型層の電気特性としては活性化エネルギーが0.2eV以下のものが好ましく、0.1eV以下のものが最適である。また非抵抗としては100Ωcm以下が好ましく、1Ωcm以下が最適である。さらにp型層及びn型層の層厚は1~50nmが好ましく、3~10nmが最適である。

【0092】本発明の光起電力装置の半導体層として、好適なIV族及びIV族合金系非晶質半導体層を形成するために、最も好適な製造方法は、マイクロ波プラズマCVD法であり、次に好適な製造方法は、RFプラズマCVD法である。

【0093】マイクロ波プラズマCVD法は、減圧状態にできる堆積室（真空チャンパー）に原料ガス、希釈ガスなどの材料ガスを導入し、真空ポンプによって排気しつつ、堆積室内の圧を一定にして、マイクロ波電源によって発振されたマイクロ波を、導波管によって導き、誘電体窓（アルミナセラミック等）を介して前記堆積室に導入して、材料ガスのプラズマを生起させて分解し、堆積室内に配置された基体上に、所望の堆積膜を形成する方法であり、広い堆積条件で光起電力装置に適用可能な堆積膜を形成することができる。

【0094】本発明の光起電力装置に好適なIV族及びIV族合金系非晶質半導体層の堆積に適した原料ガスとしては、シリコン原子を含有したガス化し得る化合物、ゲルマニウム原子を含有したガス化し得る化合物、炭素原子を含有したガス化し得る化合物、窒素原子を含有したガス化し得る化合物、酸素原子を含有したガス化し得る化合物等、及び該化合物の混合ガスを挙げることができる。

【0095】具体的にシリコン原子を含有するガス化し得る化合物としては、鎖状または環状シラン化合物が用いられ、具体的には例えば、 SiH_4 、 Si_2H_6 、 SiF_4 、 SiFH_3 、 SiF_2H_2 、 SiF_3H 、 SiH_5 、 SiD_4 、 SiHD_3 、 SiH_2D_2 、 SiH_3D 、 SiFD_3 、 SiF_2D_2 、 SiD_3H 、 Si_2D_6 、 $(\text{SiF}_2)_n$ 、 $(\text{SiF}_3)_n$ 、 $(\text{SiF})_n$ 、 Si_2F_6 、 Si_3F_8 、 $\text{Si}_2\text{H}_2\text{F}_4$ 、 $\text{Si}_2\text{H}_2\text{F}_6$ 、 SiCl_4 、 $(\text{SiCl}_2)_n$ 、 SiBr_4 、 $(\text{SiBr}_2)_n$ 、 Si_2Cl_6 、 SiHCl_3 、 SiH_2Br_2 、 SiH_2Cl_2 、 $\text{Si}_2\text{Cl}_2\text{F}_2$ などのガス状態のまたは容易にガス化し得るものが挙

げられる。

【0096】具体的にゲルマニウム原子を含有するガス化し得る化合物としては GeH_4 、 GeD_4 、 GeF_4 、 GeFH_3 、 GeF_2H_2 、 GeF_3H 、 GeHD_3 、 GeH_2D_2 、 GeH_3D 、 GeH_5 、 Ge_2D_6 等が挙げられる。

【0097】具体的に炭素原子を含有するガス化し得る化合物としては CH_4 、 CD_4 、 $\text{C}_n\text{H}_{2n+2}$ （nは整数） C_nH_2 （nは整数）、 C_2H_2 、 C_6H_6 、 CO などが挙げられる。

【0098】窒素含有ガスとしては N_2 、 NH_3 、 ND_3 、 NO 、 NO_2 、 N_2O が挙げられる。

【0099】酸素含有ガスとしては O_2 、 CO 、 CO_2 、 NO 、 NO_2 、 N_2O 、 $\text{CH}_3\text{CH}_2\text{OH}$ 、 CH_3OH 等が挙げられる。

【0100】また、価電子制御のためにp型層またはn型層に導入される物質としては周期率表第III族原子及び第V族原子が挙げられる。

【0101】第III族原子導入用の出発物質として有効に使用されるものとしては、具体的にはホウ素原子導入用としては、 B_2H_6 、 B_4H_{10} 、 B_5H_9 、 B_6H_{11} 、 B_6H_{10} 、 B_6H_{12} 、 B_6H_{14} 等の水素化ホウ素、 BF_3 、 BCl_3 等のハロゲン化ホウ素等を挙げることができる。このほかに AlCl_3 、 GaCl_3 、 InCl_3 、 TlCl_3 等も挙げることができる。特に B_2H_6 、 BF_3 が適している。

【0102】第V族原子導入用の出発物質として有効に使用されるのは、具体的には燐原子導入用としては PH_3 、 P_2H_4 等の水素化燐、 PH_4I 、 PF_3 、 PF_5 、 PCl_3 、 PCl_5 、 PBr_3 、 PBr_5 、 PI_3 等のハロゲン化燐が挙げられる。このほか AsH_3 、 AsF_3 、 AsCl_3 、 AsBr_3 、 AsF_5 、 SbH_3 、 SbF_3 、 SbF_5 、 SbCl_3 、 SbCl_5 、 BiH_3 、 BiCl_3 、 BiBr_3 等も挙げることができる。特に PH_3 、 PF_3 が適している。

【0103】また前記ガス化し得る化合物を H_2 、 He 、 Ne 、 Ar 、 Xe 、 Kr 等のガスで適宜希釈して堆積室に導入しても良い。

【0104】特に微結晶半導体やa-SiC:H等の光吸収の少ないバンドギャップの広い層を堆積する場合は水素ガスで2~100倍に原料ガスを希釈し、マイクロ波パワー、あるいはRFパワーは比較的高いパワーを導入するのが好ましいものである。あるいは、比較的高温で形成する。

【0105】なお、本発明の光起電力素子を用いて、所望の出力電圧、出力電流の光起電力装置を製造する場合には、本発明の光起電力素子を直列あるいは並列に接続し、表面と裏面に保護層を形成し、出力の取り出し電極等が取り付けられる。また、本発明の光起電力素子を直列接続する場合、逆流防止用のダイオードを組み込むこ

とがある。

【0106】

【実施例】

(実施例1) 図1に示した堆積膜形成装置100を用い、以下の手順で光起電力素子を作製した。

【0107】まず、ステンレス(SUS430BA)からなる帯状基体150(幅40cm、長さ200m、厚さ0.125mm)を充分に脱脂、洗浄し、不図示の連続スパッタリング装置に装着し、銀電極(銀純度:99.99%)をターゲットとして厚さ100nmの銀薄膜をスパッタ蒸着した。さらに、ZnO電極(ZnO純度:99.999%)をターゲットとして厚さ1.2μmのZnO薄膜を銀薄膜の上にスパッタ蒸着し、帯状基体150の上に下部電極を形成した。

【0108】次に基体送り出し容器102にこの基体150を巻いたポピンを装着し帯状基体を、搬入側からガスゲート151~156、n型層形成用真空容器103、MW(マイクロ波プラズマCVD法を以下MWと示す。)i型層形成用真空容器101、RF(高周波プラズマCVD法を以下RFと示す。)i型層形成用真空容器104、105、p型層形成用真空容器106、を介し基体巻き取り容器107まで通し、帯状基体150がたるまないように張力調整を行った。そして、基体送り出し容器102、n型層形成用真空容器103、MWi型層形成用真空容器101、RFi型層形成用真空容器104、105、p型層形成用真空容器106、基体巻き取り容器107を不図示の油拡張ポンプ、メカニカルブースターポンプ、ロータリーポンプからなる真空排気系により 5×10^{-6} Torr以下まで充分に真空排気した。

【0109】次に、真空排気系を作動させつつ、表1に示す条件により、ガス導入管108から堆積膜の原料ガスを、放電室113内へ、表2に示す条件により、ガス導入管109から堆積膜の原料ガスを、放電室114内へ、表3に示す条件により、ガス導入管110から堆積膜の原料ガスを、放電室115内へ、表4に示す条件により、ガス導入管111から堆積膜の原料ガスを、放電室116内へ、表5に示す条件により、ガス導入管112から堆積膜の原料ガスを、放電室117内に導入した。同時に各ゲートガス供給管(不図示)より、各ガスゲート151、152、153、154、155、156にそれぞれゲートガスとして水素ガスを流量500sccm供給した。この状態で真空排気系の排気能力を調整し、放電室113内の圧力を5mTorrに、放電室114、115、116、117内の圧力を1.2Torrに保持するようにした。

【0110】放電室113、114、115、116、117内の圧力が安定したところで、基体送り出し容器102から基体巻き取り容器107の方向に向け、帯状の基体150の移動を開始した。この時の基体移動速度

は、100cm/分であった。帯状基体150を移動させたまま、赤外線ランプヒーター118、119、120、121、122、123、124を点灯し、基体150を放電室113の入口直前で加熱し、冷却ローラー125に冷水を流し、基体150を放電室102直後で冷却した。

【0111】ランプヒーターと冷却水の流量を調整することにより、熱電対126、127間、および熱電対128、129間の温度勾配が1度/秒~50度/秒となるようにし、堆積膜厚が同一となるように帯状基体150の移動速度および各真空容器内の放電室の長さを調整したうえで、堆積速度が5nm/秒になるように表8の範囲内で条件を変え、MWi型層の基体温度を、RFi型層の基体温度よりも50℃高く設定した。

【0112】この時、真空容器101内に、移動する基体150の裏面に接触するように設けた熱電対126、127、128、129により、基体移動方向の各位置における基体温度を測定し、基体150の移動速度より放電室113直前及び直後における基体温度の単位時間あたりの変化率を求めた。

【0113】次に、放電室114、115、116、117内の放電電極に高周波電源より、周波数13.56MHzの高周波電力を供給し、放電室114、115、116、117内にグロー放電を生起し、放電室113内の各アプリケーション130に導波管131を介し、マイクロ波電源132から、周波数2.45GHzのマイクロ波電力を供給し、放電室113内にマイクロ波グロー放電を生起し、10分間にわたり、帯状基体150上にn型層形成用真空容器103でn型半導体を、i層形成用真空容器104、101、105でi型半導体を、p型層形成用真空容器106でp型半導体を順次形成するようにし、図8に示すpin接合を有する半導体403~407を作成した。

【0114】帯状基体150の上に各半導体403~407が形成されたら、帯状基体150を冷却の後、連続堆積膜形成装置から取り出し、2次イオン質量分析計(SIMS)(CAMECA社製、IMS-4F型)を用い、堆積膜のi型半導体中への不純物の拡散分布を調べた。

【0115】その結果を、表6に示す。

【0116】この結果から、i型半導体層形成の際には、その前後において、4℃/秒以上の温度変化速度で加熱冷却を行えば、不純物のi型半導体中への拡散は防止できることがわかった。

【0117】(実施例2) 実施例1と同様に、図2に示した堆積膜形成装置200を用い、以下の手順で光起電力素子を作製した。

【0118】まず、実施例1と同様にステンレス(SUS430BA)からなる帯状基体250(幅40cm、長さ200m、厚さ0.125mm)を充分に脱脂、洗

21

浄し、不図示の連続スパッタリング装置に装着し、銀電極（銀純度：99.99%）をターゲットとして厚さ100nmの銀薄膜をスパッタ蒸着した。さらに、ZnO電極（ZnO純度：99.999%）をターゲットとして厚さ1.2μmのZnO薄膜を銀薄膜の上にスパッタ蒸着し、帯状基体250の上に下部電極を形成した。

【0119】次に基体送り出し容器202にこの基体250を巻いたボビンを装着し帯状基体を、ガスゲート251~256、n型層形成用真空容器203、MWi型層形成用真空容器201、p型層形成用真空容器206、を介し基体巻取り容器207まで通し、帯状基体250がたるまないように張力調整を行った。そして、基体送り出し容器202、n型層形成用真空容器203、MWi型層形成用真空容器201、p型層形成用真空容器206、基体巻取り容器207を不図示の油拡張ポンプ、メカニカルプースターポンプ、ロータリーポンプからなる真空排気系により 5×10^{-6} Torr以下まで充分に真空排気した。

【0120】次に、真空排気系を作動させつつ、表1に示す条件と同様にして、ガス導入管208から堆積膜の原料ガスを、放電室213内へ、表2に示す条件により、ガス導入管209から堆積膜の原料ガスを、放電室214内へ、表5に示す条件により、ガス導入管212から堆積膜の原料ガスを、放電室217内に導入した。同時に、各ゲートガス供給管（不図示）より、各ガスゲート251、252、255、256にそれぞれゲートガスとして水素ガスを流量500sccm供給した。この状態で真空排気系の排気能力を調整し、放電室213内の圧力を5mTorrに、放電室214、217内の圧力を1.2Torrに保持するようにした。

【0121】放電室213、214、217内の圧力が安定したところで、基体送り出し容器202から基体巻取り容器207の方向に向け、帯状基体250の移動を開始した。この時の基体移動速度は、100cm/分であった。帯状基体250を移動させたまま、赤外線ランプヒーター218、220、221、222、224を点灯し、基体250を放電室213の入口直前で加熱し、冷却ローラー225に冷水を流し、基体250を放電室213直後で冷却した。

【0122】また、実施例1と同様に、ランプヒーターと冷却水の流量を調整することにより、熱電対226、227間、および熱電対228、229間の温度勾配が1度/秒~50度/秒となるようにし、堆積膜厚が同一となるように帯状基体250の移動速度および各真空容器内の放電室の長さを調整したうえで、堆積速度が5nm/秒になるように表8の範囲内で条件を変え、MWi型層の基体温度を基体温度をn型層およびp型層の基体温度よりも50℃高く設定して、基体250の移動速度より放電室213直前及び直後における基体温度の単位時間あたりの変化率を求めた。

22

【0123】次に、放電室214、217内の放電電極に高周波電源より、周波数13.56MHzの高周波電力を供給し、放電室214、217内にグロー放電を生じ、放電室213内の各アプリーケーター230に導波管231を介し、マイクロ波電源232から、周波数2.45GHzのマイクロ波電力を供給し、放電室213内にマイクロ波グロー放電を生じ、10分間にわたり、帯状基体250上にn型層形成用真空容器203でn型半導体層を、MWi型層形成用真空容器201でi型半導体を、p型層形成用真空容器206でp型半導体を順次形成するようにし、図9に示すpin接合を有する半導体403~407を作成した。

【0124】帯状基体250の上に各半導体403~407が形成されたら、帯状基体250を冷却の後、連続堆積膜形成装置から取り出し、2次イオン質量分析計（SIMS）（CAMECA社製、IMS-4F型）を用い、堆積膜のi型半導体中への不純物の拡散分布を調べた。

【0125】その結果を、表7に示す。

【0126】この結果から、i型半導体層形成の際には、その前後において、4度/秒以上の温度変化速度で加熱冷却を行えば、不純物のi型半導体中への拡散は防止できることがわかった。

【0127】（実施例3）実施例1と同様に、図1に示した堆積膜形成装置100を用い、以下の手順で光起電力素子を作製した。

【0128】まず、実施例1と同様にステンレス（SU S430BA）からなる帯状基体150（幅40cm、長さ200m、厚さ0.125mm）を充分に脱脂、洗浄し、不図示の連続スパッタリング装置に装着し、銀電極（銀純度：99.99%）をターゲットとして厚さ100nmの銀薄膜をスパッタ蒸着した。さらに、ZnO電極（ZnO純度：99.999%）をターゲットとして厚さ1.2μmのZnO薄膜を銀薄膜の上にスパッタ蒸着し、帯状基体150の上に下部電極を形成した。

【0129】次に基体送り出し容器102にこの基体150を巻いたボビンを装着し帯状基体を、ガスゲート151~156、n型層形成用真空容器103、MWi型層形成用真空容器101、RFi型層形成用真空容器104、105、p型層形成用容器106、を介し基体巻取り容器107まで通し、帯状基体150がたるまないように張力調整を行った。そして、基体送り出し容器102、n型層形成用真空容器103、MWi型層形成用真空容器101、RFi型層形成用真空容器104、105、p型半導体層作製容器106、基体巻取り容器107を不図示の油拡張ポンプ、メカニカルプースターポンプ、ロータリーポンプからなる真空排気系により 5×10^{-6} Torr以下まで充分に真空排気した。

【0130】次に、真空排気系を作動させつつ、表8に示す条件により、ガス導入管108から堆積膜の原料ガ

スを、放電室113内へ、表2に示す条件により、ガス導入管109から堆積膜の原料ガスを、放電室114内へ、表3に示す条件により、ガス導入管110から堆積膜の原料ガスを、放電室115内へ、表4に示す条件により、ガス導入管111から堆積膜の原料ガスを、放電室116内へ、表5に示す条件により、ガス導入管112から堆積膜の原料ガスを、放電室117内に導入した。同時に各ゲートガス供給管（不図示）より、各ガスゲート151、152、153、154、155、156にそれぞれゲートガスとして水素ガスを流量500 sccm供給した。この状態で真空排気系の排気能力を調整し、放電室113内の圧力を5mTorrに、放電室114、115、116、117内の圧力を1.2Torrに保持するようにした。

【0131】放電室113、114、115、116内の圧力が安定したところで、基体送り出し容器102から基体巻取り容器107の方向に向け、帯状基体150の移動を開始した。この時の基体移動速度は、100cm/分であった。帯状基体150を移動させたまま、赤外線ランプヒーター118、119、120、121、122、123、124を点灯し、基体150を放電室113の入口直前で加熱し、冷却ローラー125に冷水を流し、基体150を放電室102直後で冷却した。

【0132】MWI型層の基体温度を、RFI型層の基体温度よりも50℃高く設定し、ランプヒーターと冷却水の流量を調整することにより、熱電対126、127間、および熱電対128、129間の温度勾配が10℃/秒となるようにしたうえで、堆積速度が0.5~25nm/秒まで変化するよう、表8の範囲内で条件を変え、かつ、堆積膜厚が同一となるよう、帯状基体150の移動速度および各真空容器内の放電室の長さを調整した。

【0133】次に、放電室114、115、116、117内の放電電極に高周波電源より、周波数13.56MHzの高周波電力を供給し、放電室114、115、116、117内にグロー放電を生じし、放電室113内の各アプリケーションター130に導波管131を介し、マイクロ波電源132から、周波数2.45GHzのマイクロ波電力を供給し、放電室113内にマイクロ波グロー放電を生じし、10分間にわたり、帯状基体150上にn型層形成用真空容器103でn型半導体を、i型層形成用真空容器104、101、105でi型半導体を、p型層形成用真空容器106でp型半導体を順次形成するようにし、図6に示すpin接合を有する半導体403~407を作成した。

【0134】帯状基体150の上に各半導体403~407が形成されたら、帯状基体150を冷却の後、連続堆積膜形成装置から取り出し、p型半導体407の上に、さらに透明電極408と集電電極409を形成し、帯状の光電変換素子を完成させた。

【0135】次に、連続モジュール化装置（不図示）を用いて、作成した太陽電池を大きさが36cm×22cmの多数の太陽電池モジュールに加工した。作成した太陽電池モジュールについて、AM1.5、100mW/cm²の疑似太陽光を用いて特性評価を行い、1型半導体405の堆積速度と特性の関係を調べた。

【0136】その結果を、表9に示す。

【0137】この結果から、1型半導体層形成の際には、その前後において、4℃/秒以上の温度変化速度で加熱冷却を行った上に、さらに、加熱される時間が増大しないよう堆積速度を早める。これにより、不純物が1型半導体中へ拡散し太陽電池特性は劣化することを防げる。また、堆積速度が早すぎないようにすれば、1型半導体の膜質が落ちることにより、太陽電池特性の劣化を防げることがわかった。

【0138】（実施例4）実施例2と同様に、図2に示した堆積膜形成装置200を用い、以下の手順で光起電力素子を作製した。

【0139】まず、実施例1と同様にしてステンレス（SUS430BA）からなる帯状基体250（幅40cm、長さ200m、厚さ0.125mm）を十分に脱脂、洗浄し、不図示の連続スパッタリング装置に装着し、銀電極（銀純度：99.99%）をターゲットとして厚さ100nmの銀薄膜をスパッタ蒸着した。さらに、ZnO電極（ZnO純度：99.999%）をターゲットとして厚さ1.2μmのZnO薄膜を銀薄膜の上にスパッタ蒸着し、帯状基体250の上に下部電極を形成した。

【0140】次に基体送り出し容器202にこの基体250を巻いたポピンを装着し帯状基体を、ガスゲート251~256、n型層形成用真空容器203、MWI型層形成用真空容器201、p型層形成用真空容器206、を介し基体巻取り容器207まで通し、帯状基体250がたるまないように張力調整を行った。そして、基体送り出し容器202、n型層形成用真空容器203、i型層形成用真空容器201、p型層形成用真空容器206、基体巻取り容器207を不図示の油拡張ポンプ、メカニカルブースターポンプ、ロータリーポンプからなる真空排気系により5×10⁻⁶Torr以下まで十分に真空排気した。

【0141】次に、真空排気系を作動させつつ、表8に示す条件により、ガス導入管208から堆積膜の原料ガスを、放電室213内へ、表2に示す条件により、ガス導入管209から堆積膜の原料ガスを、放電室214内へ、表5に示す条件により、ガス導入管212から堆積膜の原料ガスを、放電室217内に導入した。同時に各ゲートガス供給管（不図示）より、各ガスゲート251、252、255、256にそれぞれゲートガスとして水素ガスを流量500 sccm供給した。この状態で真空排気系の排気能力を調整し、放電室213内の圧力

を5mTorrに、放電室214、217内の圧力を1.2Torrに保持するようにした。

【0142】放電室213、214、217内の圧力が安定したところで、基体送り出し容器202から基体巻取り容器207の方向に向け、帯状基体250の移動を開始した。この時の基体移動速度は100cm/分であった。帯状基体250を移動させたまま、赤外線ランプヒーター218、220、221、222、224を点灯し、基体250を放電室213の入口直前で加熱し、冷却ローラー225に冷水を流し、基体250を放電室202直後で冷却した。

【0143】また、実施例2と同様に、MW1型層の基体温度をn型層およびp型層の基体温度よりも50℃高く設定し、ランプヒーターと冷却水の流量を調整することにより、熱電対226、227間、および熱電対228、229間の温度勾配が10℃/秒となるようにしたうえで、堆積速度が0.5~25nm/秒まで変化するよう、表8の範囲内で条件を変え、かつ、堆積膜厚が同一となるよう、帯状基体250の移動速度および各真空容器内の放電室の長さを調整した。

【0144】次に、放電室214、217内の放電電極に高周波電源より、周波数13.56MHzの高周波電力を供給し、放電室214、217内にグロー放電を発生し、放電室213内の各アプリケーションター230に導波管231を介し、マイクロ波電源232から、周波数2.45GHzのマイクロ波電力を供給し、放電室213内にマイクロ波グロー放電を発生し、10分間にわたり、帯状基体250上にn型層形成用真空容器203でn型半導体を、i型層形成用真空容器201でi型半導体を、p型層形成用真空容器206でp型半導体を順次形成するようにし、図9に示すpin接合を有する半導体403~407を作成した。

【0145】帯状基体250の上に各半導体403~407が形成されたら、帯状基体250を冷却の後、連続堆積膜形成装置から取り出し、p型半導体407の上に、さらに透明電極（不図示）と集電電極（不図示）を形成し、帯状の光電変換素子を完成させた。

【0146】次に、連続モジュール化装置（不図示）を用いて、作成した太陽電池を大きさが36cm×22cmの多数の太陽電池モジュールに加工した。作成した太陽電池モジュールについて、AM1.5、100mW/cm²の疑似太陽光を用いて特性評価を行い、i型半導体405の堆積速度と特性の関係を調べた。

【0147】その結果を、表10に示す。

【0148】この結果から、i型半導体層形成の際には、その前後において、4度/秒以上の温度変化速度で加熱冷却を行った上に、さらに、加熱される時間が増大しないよう堆積速度を早めると、不純物がi型半導体中へ拡散し太陽電池を劣化させることを防げる。また、堆積速度が早すぎないようにすれば、i型半導体の膜質が

落ちることにより、太陽電池特性の劣化を防げることがわかった。

【0149】（実施例5）実施例3と同様に、図3、図4、図5に示したトリプルセル形成用の堆積膜形成装置300を用い、以下の手順で光起電力素子を作製した。

【0150】実施例3と同様、ステンレス（SUS430BA）からなる帯状基体340（幅40cm、長さ200m、厚さ0.125mm）を十分に脱脂、洗浄し、不図示の連続スパッタリング装置に装着し、銀電極（銀純度：99.99%）をターゲットとして厚さ100nmの銀薄膜をスパッタ蒸着した。さらに、ZnO電極（ZnO純度：99.999%）をターゲットとして厚さ1.2μmのZnO薄膜を銀薄膜の上にスパッタ蒸着し、帯状基体340の上に下部電極を形成した。

【0151】次に図3に示した基体送り出し容器302にこの基体340を巻いたポピンを装着し帯状基体を、搬入側のガスゲート、ボトム層用のn型層形成用真空容器303、ボトム層用のi型層形成用真空容器304、301、305、ボトム層用のp型層形成用真空容器306、図4に示したミドル層用のn型層形成用真空容器342、ミドル層用のi型層形成用真空容器343、341、344、ミドル層用のp型層形成用真空容器345、図5に示したトップ層用のn型層形成用真空容器372、トップ層用のi型層形成用真空容器371、トップ層用のp型層形成用真空容器373、搬出側のガスゲートを介し基体巻取り容器374まで通し、帯状の基体340がたるまないように張力調整を行った。そして、基体送り出し容器302、n型層形成用真空容器303、342、372、i型層形成用真空容器304、301、305、343、341、344、371、p型層形成用真空容器306、345、373、基体巻取り容器374を不図示の油拡張ポンプ、メカニカルブースターポンプ、ロータリーポンプからなる真空排気系により 5×10^{-6} Torr以下まで十分に真空排気した。

【0152】次に、真空排気系を動作させつつ、表1に示す条件と同様にして、ガス導入管307、346から堆積膜の原料ガスを、放電室312、351内へ、表2に示す条件により、ガス導入管308、347、376から堆積膜の原料ガスを、放電室313、352、379内へ、表3に示す条件により、ガス導入管309、348、375から堆積膜の原料ガスを、放電室314、353、378内へ、表4に示す条件により、ガス導入管310、349から堆積膜の原料ガスを、放電室315、354内へ、表5に示す条件により、ガス導入管311、350、377から堆積膜の原料ガスを、放電室316、355、380内に導入した。同時に各ゲートガス供給管（不図示）より、各ガスゲートにそれぞれゲートガスとして水素ガスを流量500sccm供給した。この状態で真空排気系の排気能力を調整し、放電室312、351内の圧力を5mTorrに、放電室31

3、314、315、316、352、353、354、355、378、379、380内の圧力を1.2 Torrに保持するようにした。

【0153】放電室312、313、314、315、316、351、352、353、354、355、378、379、380内の圧力が安定したところで、基体送り出し容器302から基体巻取り容器374の方向に向け、帯状基体340の移動を開始した。この時の基体移動速度は、100cm/分であった。帯状基体340を移動させたまま、赤外線ランプヒーター317、318、319、320、321、322、323、356、357、358、359、360、361、362、381、382、383、384、385を点灯し、基体340を放電室312、351の入口直前で加熱し、冷却ローラー324、363に冷水を流し、基体340を放電室312、351直後で冷却した。

【0154】MW1型層の基体温度を、RF1型層の基体温度よりも50℃高く設定し、ランプヒーターと冷却水の流量を調整することにより、熱電対325と326間、熱電対364と365間、および熱電対327と328間、熱電対366と367間の温度勾配が4℃/秒以上となり、1型半導体の堆積速度が10nm/secとなるよう、帯状基体340の移動速度および各真空容器内の放電室の長さを調整した。

【0155】また、図10の光起電力素子に光が入射した時、各々のセル411、412、413より発生する光電流が411、412、413の順に小さくなるように、放電室312、351、378の放電室の長さを調整した。

【0156】この時、真空容器301、341内に、移動する基体340の裏面に接触するように設けた熱電対325、326、364、365、327、328、366、367により、基体移動方向の各位置における基体温度を測定し、基体340の移動速度より放電室312、351直前及び直後における基体温度の単位時間あたりの変化率を求めた。

【0157】次に、放電室313、314、315、316、352、353、354、355、378、379、380内の放電電極に高周波電源より、周波数13.56MHzの高周波電力を供給し、放電室313、314、315、316、352、353、354、355、378、379、380内にグロー放電を生起し、放電室312、351内の各アプリケーションター329、368に導波管330、369を介し、マイクロ波電源331、370から、周波数2.45GHzのマイクロ波電力を供給し、放電室312、351内にマイクロ波グロー放電を生起し、10分間にわたり、帯状基体340上にn型層形成用真空容器303、342、372でn型半導体を、i型層形成用真空容器301、304、305、341、343、344、371でi型半

導体を、p型層形成用真空容器306、345、373でp型半導体を順次形成するようにし、図10に示すpin接合を有する半導体403~407を作成した。

【0158】帯状基体340の上に各半導体403~407が形成されたら、帯状基体340を冷却の後、連続堆積膜形成装置から取り出し、p型半導体407の上に、さらに透明電極408と集電電極409を形成し、帯状の光電変換素子である太陽電池を完成させた。

【0159】次に、連続モジュール化装置（不図示）を用いて、作成した太陽電池を大きさが36cm×22cmの多数の太陽電池モジュールに加工した。作成した太陽電池モジュールについて、AM1.5、100mW/cm²の疑似太陽光を用いて特性評価を行い、放電室312、351直前及び直後における基体温度の単位時間あたりの変化率と特性の関係を調べた。

【0160】その結果を、表11に示す。

【0161】この結果から、1型半導体層形成の際には、その前後において、4度/秒以上の温度変化速度で加熱冷却を行えば、不純物の1型半導体層中への拡散は防がれ、高い太陽電池特性を得られることがわかった。

【0162】（実施例6）実施例4と同様に、図2に示した堆積膜形成装置200を用い、以下の手順で光起電力素子を作製した。

【0163】まず、実施例1と同様にステンレス（SU S430BA）からなる帯状基体250（幅40cm、長さ200m、厚さ0.125mm）を十分に脱脂、洗浄し、不図示の連続スパッタリング装置に装着し、銀電極（銀純度：99.99%）をターゲットとして厚さ100nmの銀薄膜をスパッタ蒸着した。さらに、ZnO電極（ZnO純度：99.999%）をターゲットとして厚さ1.2μmのZnO薄膜を銀薄膜の上にスパッタ蒸着し、帯状基体250の上に下部電極を形成した。

【0164】次に基体送り出し容器202にこの基体250を巻いたポピンを装着し帯状基体を、ガスゲート251~256、n型層形成用真空容器203、MW1型層形成用真空容器201、p型層形成用真空容器206、を介し基体巻取り容器207まで通し、帯状基体250がたるまないように張力調整を行った。そして、基体送り出し容器202、n型層形成用真空容器203、i型層形成用真空容器201、p型層形成用真空容器206、基体巻取り容器207を不図示の油拡張ポンプ、メカニカルブースターポンプ、ロータリーポンプからなる真空排気系により5×10⁻⁶Torr以下まで充分に真空排気した。

【0165】次に、真空排気系を作動させつつ、表8に示す条件により、ガス導入管208から堆積膜の原料ガスを、放電室213内へ、表2に示す条件により、ガス導入管209から堆積膜の原料ガスを、放電室214内へ、表5に示す条件により、ガス導入管212から堆積

膜の原料ガスを、放電室217内に導入した。同時に各ゲートガス供給管(不図示)より、各ガスゲート251、252、255、256にそれぞれゲートガスとして水素ガスを流量500sccm供給した。この状態で真空排気系の排気能力を調整し、放電室213内の圧力を5mTorrに、放電室214、217内の圧力を1、2Torrに保持するようにした。

【0166】放電室213、214、216、217内の圧力が安定したところで、基体送り出し容器202から基体巻取り容器207の方向に向け、帯状基体250の移動を開始した。この時の基体移動速度は、100cm/分であった。帯状基体250を移動させたまま、赤外線ランプヒーター218、220、221、222、224、を点灯し、基体250を放電室213の入口直前で加熱し、冷却ローラー225に冷水を流し、基体250を放電室202直後で冷却した。

【0167】また、実施例2と同様に、ランプヒーターと冷却水の流量を調整することにより、熱電対226と227との間、および熱電対228と229との間の温度勾配が10度/秒となるようにしたうえで、n型半導体とi型半導体およびi型半導体とp型半導体の基体温度の差が5~400℃の範囲でi型半導体の温度が高くなるようにし、表8の範囲内で条件を変え、堆積速度を5nm/secになるようにし、かつ、堆積膜厚が同一となるように帯状基体250の移動速度および各真空容器内の放電室の長さを調整した。

【0168】次に、放電室214、217内の放電電極に高周波電源より、周波数13.56MHzの高周波電力を供給し、放電室214、217内にグロー放電を発生し、放電室213内の各アプリケーションター230に導波管231を介し、マイクロ波電源232から、周波数2.45GHzのマイクロ波電力を供給し、放電室213内にマイクロ波グロー放電を発生し、10分間にわたり、帯状基体250上にn型層形成用真空容器203でn型半導体を、i層形成用真空容器201でi型半導体を、p型層形成用真空容器206でp型半導体を順次形成するようにし、図9に示すpin接合を有する半導体403~407を作成した。

【0169】帯状基体250の上に各半導体403~407が形成されたら、帯状基体250を冷却の後、連続堆積膜形成装置から取り出し、p型半導体407の上に、さらに透明電極(不図示)と集電電極(不図示)を形成し、帯状の太陽電池を完成させた。

【0170】次に、連続モジュール化装置(不図示)を用いて、作成した太陽電池を大きさが36cm×22cmの多数の太陽電池モジュールに加工した。作成した太陽電池モジュールについて、AM1.5、100mW/cm²の疑似太陽光を用いて特性評価を行い、i型半導体405の堆積速度と特性の関係を調べた。

【0171】その結果を、表12に示す。

【0172】この結果から、i型半導体層形成の際には、その前後において、4℃/秒以上の温度変化速度で加熱冷却を行った上に、さらに、その前後の堆積膜との基体温度の差が10℃以上の場合、n層中へのP原子、p層中へのB原子のドーピング効率が充分におこなえる。また、300℃以下の場合には、n層中のP原子やp層中のB原子が1層中に拡散することを防ぐことができ、太陽電池特性が劣化することを防ぐことがわかった。

【0173】(比較例1)実施例5と同様に、図3、図4、図5に示した堆積膜形成装置300を用い、以下の手順で光起電力素子を作製した。

【0174】実施例3と同様、ステンレス(SUS430BA)からなる帯状基体340上に銀薄膜およびZnO薄膜をスパッタ蒸着し、下部電極を形成した。

【0175】次に基体送り出し容器302にこの基体340を巻いたボビンを装着し、実施例5と全く同様に、帯状基体を、基体巻取り容器374まで通し、帯状基体340がたるまないように張力調整を行った。そして、基体送り出し容器302、n型層形成用真空容器303、342、372、i型層形成用真空容器304、301、305、343、341、344、371、p型層形成用真空容器306、345、373、基体巻取り容器374を不図示の油拡散ポンプ、メカニカルブースターポンプ、ロータリーポンプからなる真空排気系により 5×10^{-6} Torr以下まで充分に真空排気した。

【0176】次に、真空排気系を動作させつつ、実施例5と同様に、表1に示す条件により、ガス導入管307、346から堆積膜の原料ガスを、放電室312、351内へ、表2に示す条件により、ガス導入管308、347、376から堆積膜の原料ガスを、放電室313、352、379内へ、表3に示す条件により、ガス導入管309、348、375から堆積膜の原料ガスを、放電室314、353、378内へ、表4に示す条件により、ガス導入管310、349から堆積膜の原料ガスを、放電室315、354内へ、表5に示す条件により、ガス導入管311、350、377から堆積膜の原料ガスを、放電室316、355、380内に導入した。同時に各ゲートガス供給管(不図示)より、各ガスゲートにそれぞれゲートガスとして水素ガスを流量500sccm供給した。この状態で真空排気系の排気能力を調整し、放電室312、351内の圧力を5mTorrに、放電室313、314、315、316、352、353、354、355、378、379、380内の圧力を1、2Torrに保持するようにした。

【0177】放電室312、313、314、315、316、351、352、353、354、355、379、380内の圧力が安定したところで、移動速度100cm/分で帯状基体340の移動を開始し、赤外線ランプヒーターを点灯し、基体340を放電室312、

351の入口直前で加熱し、冷却ローラー324、363に冷水を流し、基体340を放電室312、351直後で冷却した。

【0178】ランプヒーターと冷却水の流量を調整することにより、熱電対325、326、364、365間、および熱電対327、328、366、367間の温度勾配が4度/秒以下となり、1型半導体の堆積速度が10nm/secとなるよう、帯状基体340の移動速度および各真空容器内の放電室の長さを調整した。

【0179】また、図10に示した光起電力素子に光が入射した時、各々のセル411、412、413より発生する光電流が411、412、413の順に小さくなるように、放電室312、351、378の放電室の長さを調整した。

【0180】この時、真空容器301、341内に、移動する基体340の裏面に接触するように設けた熱電対325、326、364、365、327、328、366、367により、基体移動方向の各位置における基体温度を測定し、基体340の移動速度より放電室312、351直前及び直後における基体温度の単位時間あたりの変化率を求めた。

【0181】次に、実施例5と同様に、高周波電源より、周波数13.56MHzの高周波電力を供給し、放電室313、314、315、316、352、353、354、355、378、379、380内にグロー放電を生じし、アプリーケーターに導波管を介しマイク*

表 1

| | |
|----------------|---|
| 原料ガス | SiH ₄ : 500 sccm GeH ₄ : 200 sccm H ₂ : 800 sccm |
| マイクロ波電力 | 500W |
| 基体移動時の基体温度測定位置 | 熱電対126位置 (放電室入口近傍) 熱電対127位置 (放電室入口直前) 熱電対128位置 (放電室出口直後) 熱電対129位置 (放電室出口近傍) |

【0188】

【表2】

表 2

| | |
|-----------|--|
| 原料ガス | SiH ₄ : 200 sccm PH ₃ : 5 sccm H ₂ : 400 sccm |
| 高周波電力 | 400W |
| 放電室内の基体温度 | 300℃ (一定) |
| 放電室内の圧力 | 1.1 Torr |

*ロ波電源から、周波数2.45GHzのマイクロ波電力を供給し、放電室312、351内にマイクロ波グロー放電を生じした。

【0182】10分間にわたり、帯状基体340上に、図10に示すpin接合を有する半導体420~442を作成した。

【0183】帯状基体340の上に各半導体420~442が形成されたら、帯状基体340を冷却の後、連続堆積膜形成装置から取り出し、p型半導体407の上に、さらに透明電極408と集電電極409を形成し、帯状の太陽電池を完成させた。

【0184】次に、実施例5と同様に、連続モジュール化装置 (不図示) を用いて、作成した太陽電池を太陽電池モジュールに加工した。作成した太陽電池モジュールについて、AM1.5、100mW/cm²の疑似太陽光を用いて特性評価を行い、放電室312、351直前及び直後における基体温度の単位時間あたりの変化率と特性の関係を調べた。

【0185】その結果を、表13、14に示す。

【0186】この結果から、1型半導体層形成の際には、その前後において、4℃/秒以下の温度変化速度で加熱冷却を行えば、不純物は1型半導体中へ拡散してしまい、高い太陽電池特性は得られないことがわかった。

【0187】

【表1】

【0189】

* * 【表3】
表 3

| | |
|-----------|--|
| 原料ガス | SiH ₄ : 200 sccm H ₂ : 400 sccm |
| 高周波電力 | 400W |
| 放電室内の基体温度 | 300℃ (一定) |
| 放電室内の圧力 | 1.1 Torr |

【0190】

※ ※ 【表4】
表 4

| | |
|-----------|--|
| 原料ガス | SiH ₄ : 200 sccm H ₂ : 400 sccm |
| 高周波電力 | 400W |
| 放電室内の基体温度 | 300℃ (一定) |
| 放電室内の圧力 | 1.1 Torr |

【0191】

★ ★ 【表5】
表 5

| | |
|-----------|---|
| 原料ガス | SiH ₄ : 25 sccm BF ₃ : 1 sccm H ₂ : 900 sccm |
| 高周波電力 | 700W |
| 放電室内の基体温度 | 220℃ (一定) |
| 放電室内の圧力 | 1.1 Torr |

【0192】

☆ ☆ 【表6】
表 6

| ※2 | ※1 | | | | | | | | |
|----|------|-----|-----|-----|-----|-----|------|------|------|
| | | 1.0 | 2.0 | 3.0 | 4.0 | 5.0 | 10.0 | 20.0 | 50.0 |
| | 1.0 | × | × | × | × | × | × | × | × |
| | 2.0 | × | × | × | × | △ | △ | △ | △ |
| | 3.0 | × | × | △ | ○ | ○ | ○ | ○ | ○ |
| | 4.0 | × | × | △ | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 5.0 | × | ○ | ○ | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 10.0 | × | △ | ○ | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 20.0 | × | △ | ○ | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 50.0 | × | ○ | ○ | ◎ | ◎ | ◎ | ◎ | ◎ |

※1: RPi型半導体404からMWi型半導体405への温度勾配 (℃/秒)

※2: MWi型半導体405からRPi型半導体406への温度勾配 (℃/秒)

SIMSでみたドーパ層 (MWi層をはさむ) のドーパントの含有量の半値幅 (膜厚) について※1: 50℃/secで※2: 50℃/secの点を1とした時、0.9以上のものを◎、0.8以上0.9未満のものを○、

0.5以上0.8未満のものを△、0.5未満のものを×とした。

【0193】

【表7】

表 7

| ※4 | ※3 | | | | | | | | |
|----|------|-----|-----|-----|-----|-----|------|------|------|
| | | 1.0 | 2.0 | 3.0 | 4.0 | 5.0 | 10.0 | 20.0 | 50.0 |
| | 1.0 | × | × | × | × | × | × | × | × |
| | 2.0 | × | × | × | × | × | × | × | △ |
| | 3.0 | × | × | × | △ | △ | ○ | ○ | ○ |
| | 4.0 | × | × | △ | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 5.0 | × | × | △ | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 10.0 | × | × | △ | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 20.0 | × | × | ○ | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 50.0 | × | × | ○ | ◎ | ◎ | ◎ | ◎ | ◎ |

※3: n型半導体403からMWi型半導体405への温度勾配 (℃/秒)

※4: MWi型半導体405からp型半導体407への温度勾配 (℃/秒)

SIMSでみたドーパ層 (MWi層をはさむ) のドーパ
ントの含有量の半値幅 (膜厚) について※3: 50℃/
secで※4: 50℃/secの点を1とした時、0.
9以上のものを◎、0.8以上0.9未満のものを○、*

*0.5以上0.8未満のものを△、0.5未満のものを
×とした。

【0194】

表 8

| | | |
|---------|------------------|----------------|
| 原料ガス | SiH ₄ | 50 ~ 500 sccm |
| | GeH ₄ | 20 ~ 200 sccm |
| | H ₂ | 300 ~ 800 sccm |
| マイクロ波電力 | 300 ~ 500 W | |

【0195】

※ ※【表9】

表 9

| i型半導体堆積速度 (nm/sec) | 特性 |
|--------------------|----|
| 0.5 | × |
| 0.8 | △ |
| 1.0 | ◎ |
| 5.0 | ◎ |
| 20.0 | ◎ |
| 22.0 | △ |
| 25.0 | × |

表中、堆積速度20.0nm/secのものの特性 (I
sc、Voc、F、Fが低くなく実用に耐えうる最低の特
性) を1とした時、1以上のものを◎、1未満~0.7
以上のものを○、0.7未満のものを△、0.5以下の

ものを×とした。

【0196】

【表10】

表 10

| i 型半導体堆積速度 (nm/sec) | 特性 |
|---------------------|----|
| 0.5 | × |
| 0.8 | ○ |
| 1.0 | ◎ |
| 5.0 | ◎ |
| 20.0 | ◎ |
| 22.0 | × |
| 25.0 | × |

表中、堆積速度 20.0 nm/sec のものの特性 (実用) に耐えうる最低の特性) を 1 とした時、1 以上のものを◎、1 未満～0.7 以上のものを○、0.7 未満～ * 0.5 以上のものを△、0.5 未満のものを×とした。
 【0197】
 【表11】

表 11

| ※2 | ※1 | | | | | |
|----|------|-----|-----|------|------|------|
| | | 4.0 | 5.0 | 10.0 | 20.0 | 50.0 |
| | 4.0 | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 5.0 | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 10.0 | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 20.0 | ◎ | ◎ | ◎ | ◎ | ◎ |
| | 50.0 | ◎ | ◎ | ◎ | ◎ | ◎ |

※1: RFI 型半導体 404 から MWI 型半導体 405 への温度勾配 (°C/秒)

※2: MWI 型半導体 405 から RFI 型半導体 406 への温度勾配 (°C/秒)

表中、基底温度の変化率が 4.0 (°C/秒) / 4.0 (°C/秒) のものの特性 (実用に耐えうる最低の特性) を 1 とした時、1 以上のものを◎とした。
 ※ 【0198】
 【表12】

※

表 12

| ※4 | ※3 | | | | | | | | |
|----|-----|---|----|----|----|-----|-----|-----|-----|
| | | 5 | 10 | 20 | 50 | 100 | 200 | 300 | 350 |
| | 5 | △ | △ | △ | △ | △ | △ | △ | × |
| | 10 | ○ | ◎ | ◎ | ◎ | ◎ | ◎ | ◎ | × |
| | 20 | ○ | ◎ | ◎ | ◎ | ◎ | ◎ | ◎ | × |
| | 50 | ○ | ◎ | ◎ | ◎ | ◎ | ◎ | ◎ | × |
| | 100 | ○ | ◎ | ◎ | ◎ | ◎ | ◎ | ◎ | × |
| | 200 | ○ | ◎ | ◎ | ◎ | ◎ | ◎ | ◎ | × |
| | 300 | ○ | ◎ | ◎ | ◎ | ◎ | ◎ | ◎ | × |
| | 350 | × | × | × | × | × | × | × | × |

※3: n 型半導体 403 から MWI 型半導体 405 への基底温度変化 (°C)

※4: MWI 型半導体 405 から p 型半導体 407 への基底温度変化 (°C)

表中、基底温度変化が 10 (°C) / 10 (°C) のものの特性 (実用に耐えうる最低の特性) を 1 とした時、1 以上のものを◎、1 未満～0.7 以上のものを○、0.7 未満～0.5 以上のものを△、0.5 未満のものを×とした。
 【0199】
 【表13】

表 13

| ※2 | ※1 | | | | | | | | |
|----|-----|-----|-----|-----|-----|-----|------|------|------|
| | | 1.0 | 2.0 | 3.0 | 4.0 | 5.0 | 10.0 | 20.0 | 50.0 |
| | 1.0 | × | × | × | × | × | × | × | × |
| | 2.0 | × | × | × | × | × | × | × | × |
| | 3.0 | × | × | × | × | × | △ | △ | △ |

※1: RFI型半導体404からMWI型半導体405への温度勾配 (℃/秒)

※2: MWI型半導体405からRFI型半導体406への温度勾配 (℃/秒)

表11中の基体温度の変化率が4.0 (℃/秒) / 4.10 * △、0.5未満のものを×とした。
 0 (℃/秒) のものの特性 (実用に耐えうる最低の特性) を1とした時、0.7未満~0.5以上のものを * 【表14】

表 14

| ※1 | ※2 | | | | | | | | |
|----|-----|-----|-----|-----|-----|-----|------|------|------|
| | | 1.0 | 2.0 | 3.0 | 4.0 | 5.0 | 10.0 | 20.0 | 50.0 |
| | 1.0 | × | × | × | × | × | × | × | × |
| | 2.0 | × | × | × | × | × | × | × | × |
| | 3.0 | × | × | × | × | △ | △ | △ | △ |

※1: RFI型半導体404からMWI型半導体405への温度勾配 (℃/秒)

※2: MWI型半導体405からRFI型半導体406への温度勾配 (℃/秒)

表11中の基体温度の変化率が4.0 (℃/秒) / 4.0 (℃/秒) のものの特性 (実用に耐えうる最低の特性) を1とした時、0.7未満~0.5以上のものを△、0.5未満のものを×とした。

【0201】

【発明の効果】以上説明したように、本発明は、プラズマCVD法により、長尺の基体上に連続的に堆積膜を形成する堆積膜形成方法において、真空容器内において前記基体を前記基体の長手方向に連続的に移動させつつ、前記基体上に1~20nm/秒の堆積速度で半導体を形成するマイクロ波プラズマCVD法による堆積膜形成の過程において、前記基体を前記真空容器内のマイクロ波グロー放電領域の入口直前で4℃/秒以上で加熱し、出口直後で4℃/秒以上で冷却しながら、前記基体表面に堆積膜を形成することにより、半導体をアニーリングから守り、高変換効率の太陽電池を大面積基体上に、ばらつきなくかつ連続的に形成することができる。

【図面の簡単な説明】

【図1】本願発明を実施する為の堆積膜形成装置の一例を示す模式図である。

【図2】本願発明を実施する為の堆積膜形成装置の他の一例を示す模式図である。

【図3】本願発明を実施する為の堆積膜形成装置のさらに他の一例を示す模式図であり、図4、図5で1つの装置を示す。

【図4】本願発明を実施するための堆積膜形成装置を示す模式図であり、図3及び図5と共に1つの装置を示す図である。

【図5】本願発明を実施するための堆積膜形成装置を示

す模式図であり図3、図4と共に1つの装置を示す模式図である。

【図6】光起電力素子である太陽電池の構成を示した一模式図である。

【図7】光起電力素子である太陽電池の構成を示した他の例の模式図である。

【図8】光起電力素子である太陽電池の構成を示したさらに他の例を示した模式図である。

【図9】光起電力素子である太陽電池の構成を示した別の例の模式図である。

【図10】光起電力素子である太陽電池の構成を示した模式図である。

【図11】図11(a)~(c)は、本願発明において、基体を加熱するための加熱手段の一例を示した模式図である。

【図12】図12(a)~(c)は、本願発明において、基体を冷却するための冷却手段の一例を示した模式図である。

【符号の説明】

100、200、300 堆積膜形成装置

101、201、301、341、371 MWI型層形成用真空容器

104、105、304、305、343、344 RFI型層形成用真空容器

103、203、303、342、372 n型層形成用真空容器

106、206、306、345、373 p型層形成用真空容器

102、202、302 基体送り出し容器

41

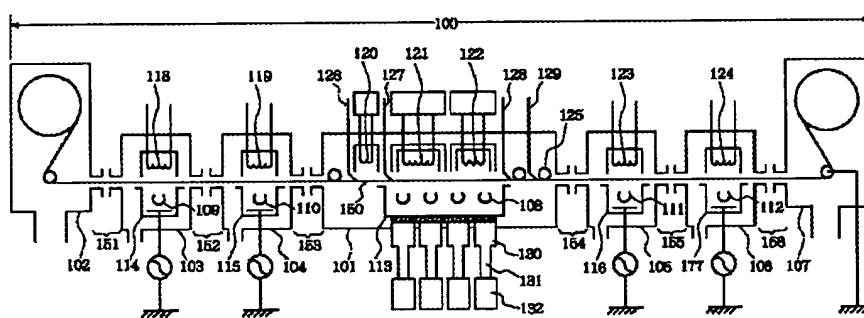
42

107、207、374 基体巻き取り容器
 151~156、251、252、255、256 ガ
 スゲート
 150、250、340 基体
 113~117、213、214、217、312~3
 16 放電室
 351~355、378~380
 108~112、208、209、212、307~3
 11 ガス導入管
 346~350、375~377
 118~124、218、220~222、224、3
 17~323 赤外線ランプヒーター
 356~362、381~385
 126~129、226~229、325~328、3
 64~367 熱電対

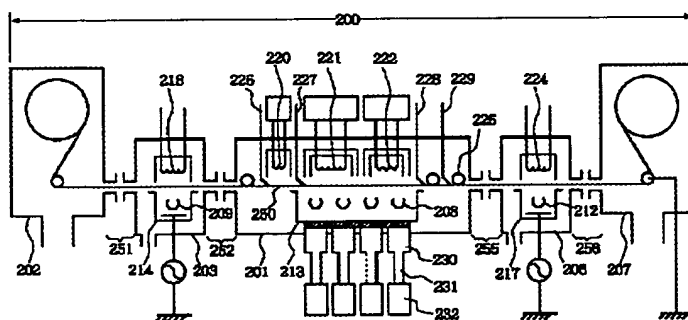
386~389
 125、225、324、363 冷却パイプ
 401 基体
 402 下部電極
 403 n型半導体層
 404 RFI型(n側)半導体
 405 MWI型半導体
 406 RFI型(p側)半導体
 407 p型半導体
 408 透明電極
 409 集電電極
 411 第1のpin接合
 412 第2のpin接合
 413 第3のpin接合

10

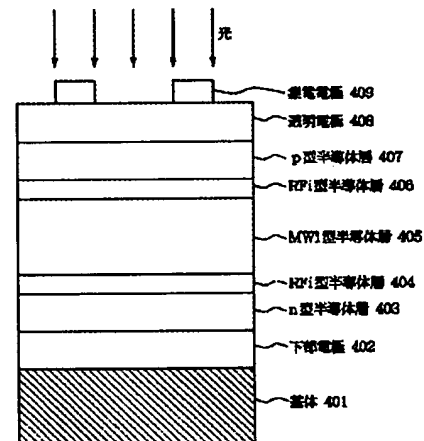
【図1】



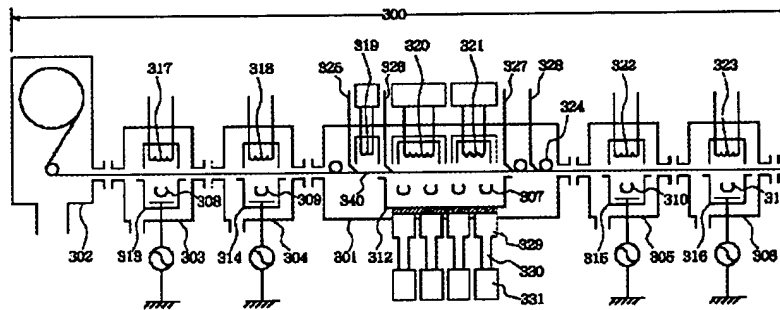
【図2】



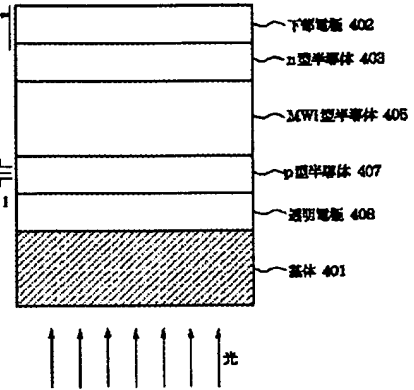
【図6】



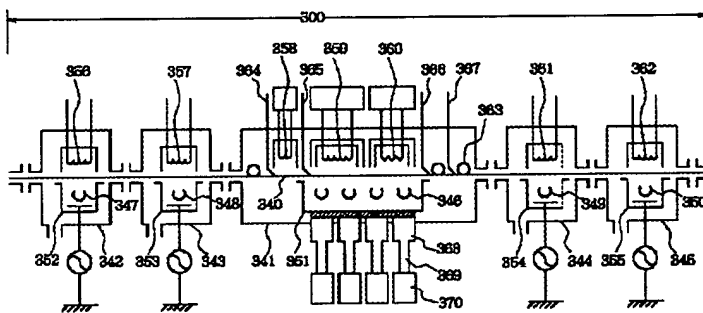
【図3】



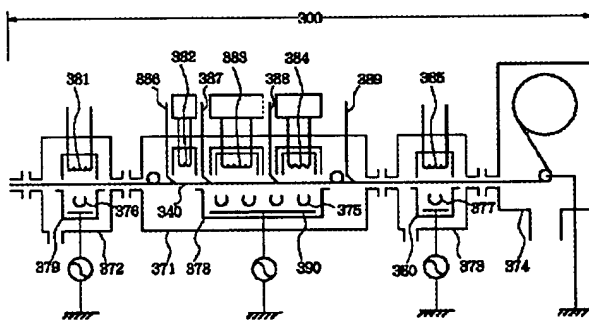
【図7】



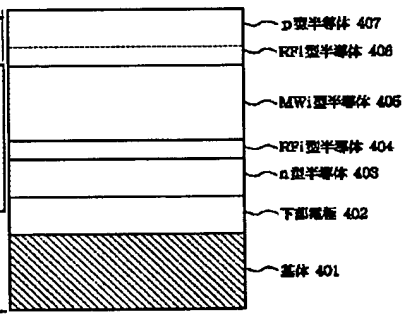
【図4】



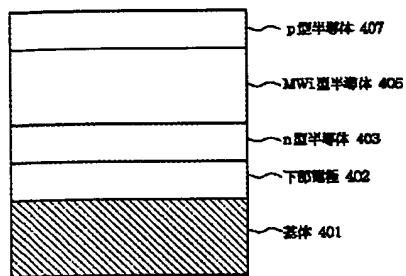
【図5】



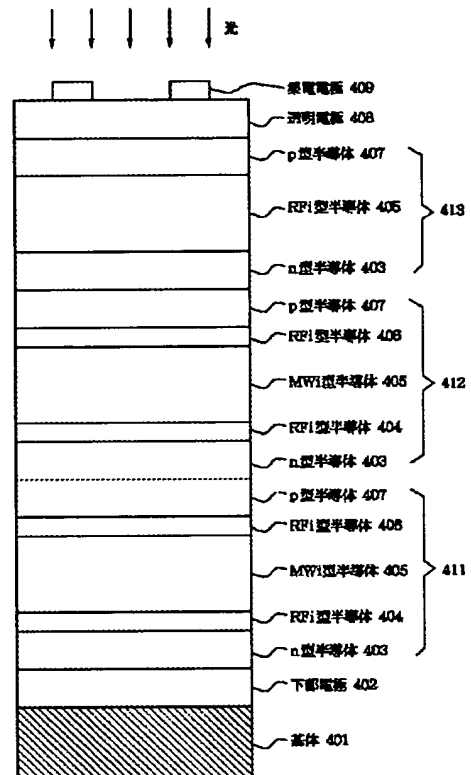
【図8】



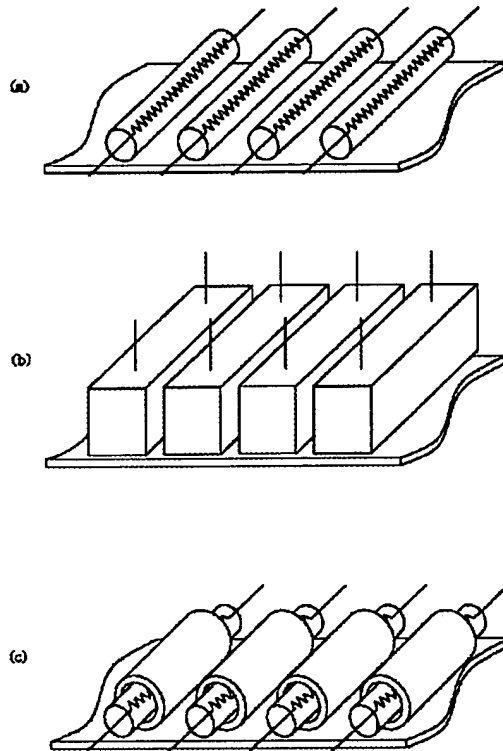
【図9】



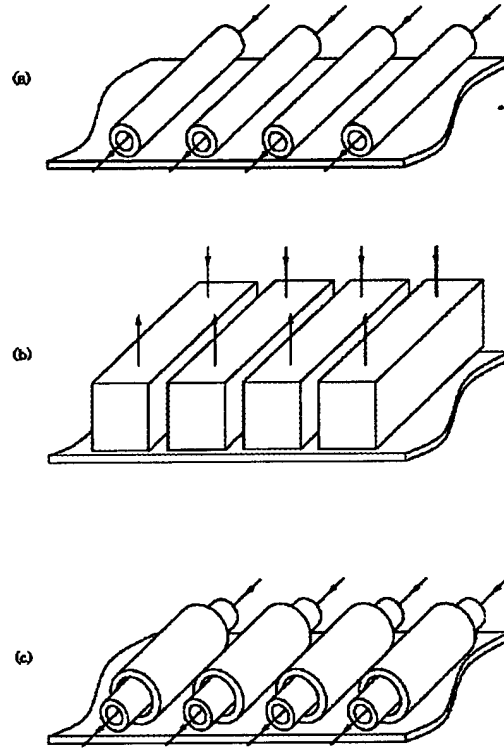
【図10】



【図11】



【図12】



フロントページの続き

(51) Int. Cl. ⁶

H 0 1 L 21/31
31/04

識別記号

庁内整理番号

F I

技術表示箇所

7376-4M
7376-4M

H 0 1 L 31/04

V
T

